

基于 FMQL 可远程加载重构的信号处理平台的设计与实现

孙殿杰¹
SUN Dianjie

摘要

随着飞机航电电子系统的不断发展以及对飞机航电设备进一步小型化、集成化需求的不断提升，传统的以 DSP+FPGA+AD 为架构的信号处理平台已无法满足使用需求，为此，文章设计了一种基于 FMQL 平台的国产化信号处理平台，结合零中频技术，在不增加功耗、体积和重量的前提下，增加收发通道数量以及 FPGA 资源，同时具备远程加载重构的能力，增加可重构功能的数量，并在工程中得到应用，验证了本平台的可靠性与稳定性。

关键词

FMQL 平台；信号处理平台；零中频；远程加载重构；国产化

doi: 10.3969/j.issn.1672-9528.2026.03.024

0 引言

综合传感系统是飞机航电系统的重要组成部分，其中需要集成各种具备通信、导航、识别功能的模块，为满足不同通信链路的需求，一般使用通用化的信号处理平台，随着各链路对软硬件的资源需求不断增加，如何实现信号处理平台的小型化与高稳定性，是近年来飞机航电系统领域的重要研究方向之一^[1]，同时随着我国对军用领域自主可控的要求不断提升，综合传感系统也面临全面国产化的挑战^[2-3]。

传统的信号处理平台一般选用超外差方式，即通过多级的混频和滤波之后，再进行数模转换。近年来随着零中频方案不断完善与迭代^[4]，超外差架构逐渐被高集成度低成本的零中频架构淘汰^[5-6]，北京微电子技术研究所自主研发的 B9361 零中频芯片内部集成两个收通道和两个发通道，采样率达 61.44 MHz，可满足大部分功能的使用要求^[7]。随着我国国产化进程的不断推进，采用 DSP+FPGA 为架构的信号处理平台，由于缺少对应的国产化芯片，以及收发通道数量、FPGA 资源和重构数量的限制，难以满足飞机航电系统的需求。因此，本文提出一种基于 FMQL 可远程加载重构的信号处理平台。首先，介绍基于 FMQL 的信号处理平台的架构设计、硬件设计和软件设计；然后，结合工程实现，验证该平台的可靠性和稳定性；最后对比传统信号处理平台，总结本平台的优势。

1 架构设计

复旦微电子科技股份有限公司自主研发的 FMQL100T 内集成 4 个 ARM Cortex A7 的处理系统（processing system, PS）和可编程逻辑（programmable logic, PL），处理性能较好，其在功能上可以替换一个处理器芯片和一个

FPGA 芯片，具有低功耗、体积小的优势，同时拥有丰富的 SPI、SRIO 等外设接口，在国内有良好的生态，并已经得到了初步应用^[8-9]。其 PS 上可运行中国电科三十二所自主研发的国产操作系统 ReWorks，该操作系统实时性强、安全可靠，已应用于多个行业^[10-11]。

通用信号处理平台由 3 个互相独立的信号处理单元和 1 个监测控制单元组成，如图 1 所示。

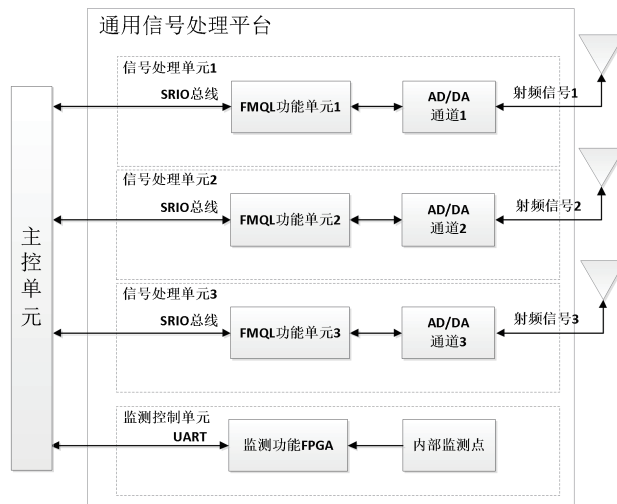


图 1 可远程加载重构的信号处理平台架构框图

每个信号处理单元均由 FMQL 功能单元和 AD/DA 通道组成，工作模式为全双工，接收时，射频信号从天线端输入后，经 AD/DA 通道中的 ADC 进行采样处理，将数字信号通过并行总线传输至 FMQL 功能单元的 PL 中进行功能协调；发射时，由 FMQL 功能单元的 PL 对信号进行调制，然后将数字信号通过并行总线传输至 AD/DA 通道中的 DAC 生成射频信号，发送至天线端。每个信号处理单元可以通过 SRIO 总线接收主控单元的指令构建或重构不同的功能，同时各功能软

1. 中国电子科技集团公司第十研究所 四川成都 610000

件运行程序通过 SRIO 总线^[12]传输过来。

监测控制单元由监测功能 FPGA 和内部监测点组成，可以监测各通道状态，并通过串口上报至主控单元，由主控单元进行仲裁，最高优先级的功能先构建，低优先级的功能后构建，如果高优先级功能出问题或者检测单元上报其所在通道有问题，则将低优先级功能所在通道重构为高优先级功能。

2 硬件设计

可远程加载重构的信号处理平台硬件架构框图如图 2 所示，外部射频信号通过巴伦单元与 B9361 进行射频信号交互，B9361 通过并行 LVDS 与 FMQL100T 的 PL 端进行数字信号的交互，同时 FMQL100T 的 PL 端可以通过 SPI 总线接口对 B9361 进行配置。

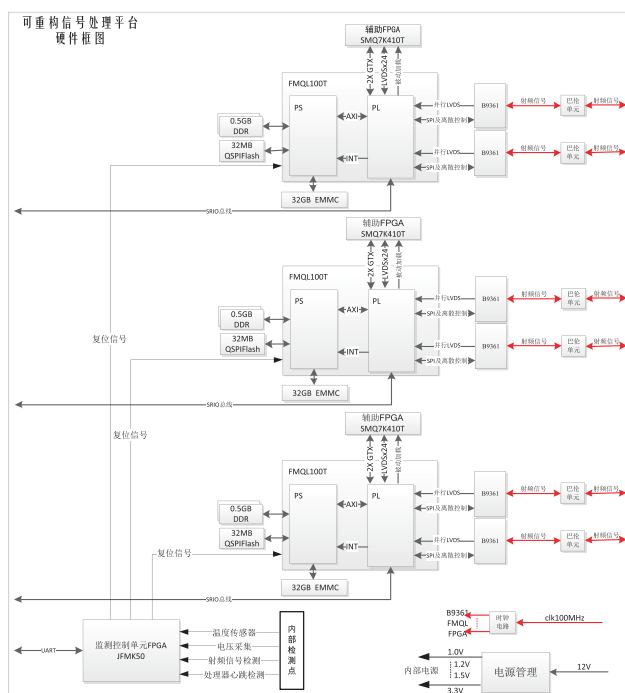


图 2 可远程加载重构的信号处理平台硬件架构框图

FMQL100T 外挂 1 GB 的 DDR3 存储器用于 PS 内存扩展，32 MB 的 QSPIFLASH 用于固件程序启动，32 GB 的 EMMC 存储芯片用于存储功能程序。PS 和 PL 通过内部的 AXI 总线进行数据交互，PL 使用中断信号 INT 向 PS 发起中断请求。辅助 FPGA 选用国产的 7k410T，通过 2 个 GTX、24 对 LVDS 与 PL 相连，作为 PL 的逻辑资源拓展，在 PL 的逻辑资源不够时，辅助 PL 进行数字信号处理。PL 通过 SRIO 总线对外相连，用以接收构建或重构指令，同时接收构建或重构的功能运行程序，接收到功能运行程序后也将其存入 EMMC 中，以供后续使用，节省开销。监测控制单元 FPGA 监控平台内温度、电压、射频信号、心跳信号，并通过串口将检测状态上报，在监测状态异常后可对各 FMQL100T 进行复位操作。时钟电路用于将外部 100 MHz 分频 / 倍频成

B9361、FMQL100T、检测单元 FPGA 所需的时钟。电源管理用于将外部 12 V 电压转成 1.0 V、1.2 V、2.5 V、3.3 V 等内部电源。

由于该信号处理平台要求有 3 个信号处理单元，每个信号处理单元需要能够支持 4 个收通道和 4 个发通道，以保证该平台的通用性，故每个信号处理单元采用两片北京微电子研究所的 B9361 的零中频芯片，B9361 提供配套的 FPGA 驱动程序，既可将高速双边沿 LVDS 的数字信号数据与常规 FPGA 数据相互转化，又有丰富的可配置参数，如采样率、带宽、增益模式等，这些参数可通过 SPI 总线由 FMQL100T 发送至 B9361，以更改 B9361 的不同工作模式，从而支撑该平台满足各种不同功能对 AD/DA 的需求。

3 软件设计

3.1 软件架构设计

基于 FMQL 的信号处理平台采用的 Reworks RTP 操作系统是在 ReWorks 操作系统基础上开发的。用户程序以 RTP 的形式在用户态运行，每个 RTP 使用独立的地址空间，将自己的程序、数据、栈、堆以及其他相关资源保护起来，使运行其上的各软件相互独立、互不影响，从而增加内核的稳定性。

基于 FMQL 的信号处理平台软件架构框图如图 3 所示，该信号处理平台 FMQL100T 上包括底层驱动板及支持包、第一级引导程序（FSBL）、reworks RTP 操作系统、基础框架 PL 软件、基础框架 PS 软件、功能 PL 软件和功能 PS 软件，辅助 FPGA 上包括功能辅助 FPGA 软件。

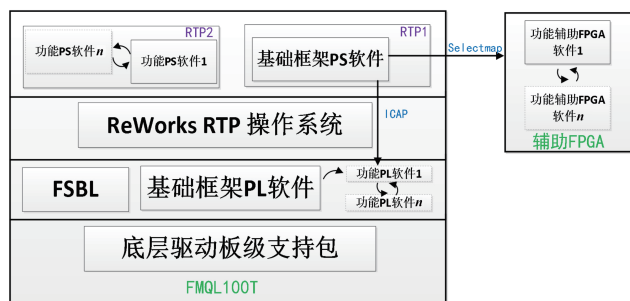


图 3 基于 FMQL 的信号处理平台软件架构框图

其中底层驱动和板支持包由芯片提供，其余软件根据其存储位置和功能分为两大类：启动固件和功能软件。启动固件包括第一级引导程序（FSBL）、reworks RTP 操作系统、基础框架 PL 软件和基础框架 PS 软件，存储于 QSPIFLASH 中，在 FMQL100T 启动时自动启动；功能软件包括功能 PL 软件、功能 PS 软件和功能 FPGA 辅助软件，功能软件可存储于 EMMC 芯片中，当构建或重构功能时启动。

FSBL 负责引导并加载基础框架 PL 软件和 ReWorks RTP 操作系统，ReWorks RTP 操作系统划分 RTP1 和 RTP2 两个空间，并以 RTP 形式加载基础框架 PS 软件进入 RTP1 空间，加载功能 PS 软件进入 RTP2 空间，也可以将功能 PS 软件从 RTP2 中卸载，重新加载新的功能 PS 软件。基础框架 PL 软

件和基础框架 PS 软件的功能为接收和发送 SRIO 总线消息，进行构建或重构功能，可以通过 ICAP 接口对 PL 软件二次加载，并覆盖掉基础框架 PL 软件，通过 selectmap 接口对辅助 FPGA 进行加载。

3.2 启动设计

平信号处理台初始化启动流程如图 4 所示，FMQL100T 加电后从 QSPI FLASH 中加载 FSBL，再由 FSBL 引导并加载基础框架 PL 软件和 ReWorks RTP 操作系统，然后由基础框架 PL 软件运行 B9361 初始化。如果此时 B9361 初始化失败，则通过 SRIO 总线上报初始化失败，并结束；如果此时 B9361 初始化成功，则通过 SRIO 总线上报初始化成功，等待接收到加载指令后，判断是否为远程加载。若是，则等待接收 SRIO 总线发送功能程序完成；若不是，则直接从文件系统中读取功能程序。然后加载功能程序：先通过 select map 加载辅助 FPGA 软件，再通过 ICAP 加载功能 PL 软件，之后通过 ReWorks RTP 操作系统加载功能 PS 软件至 RTP2 空间。功能程序加载完成开始运行，最后通过 SRIO 总线上报功能启动结果。

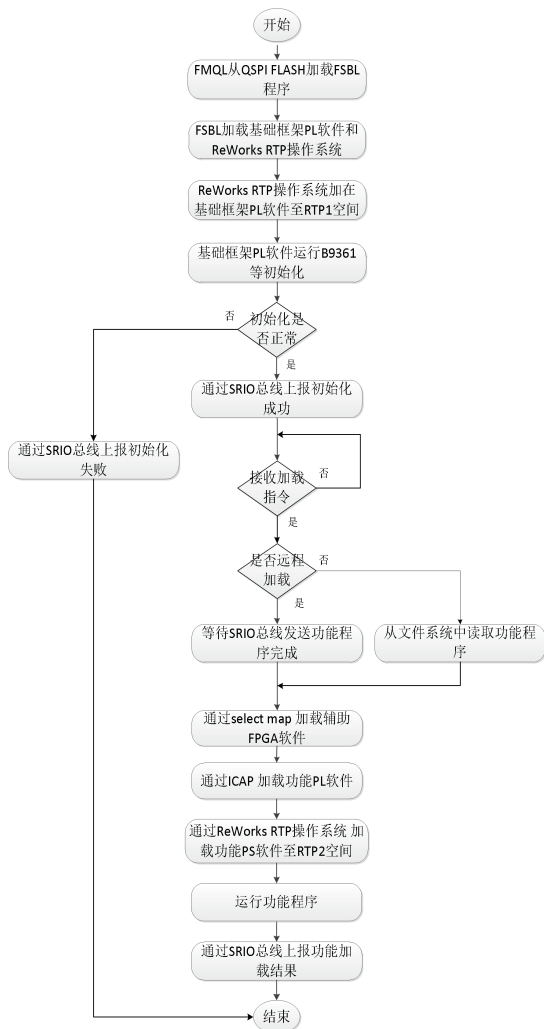


图 4 功能启动流程框图

3.3 构建和重构设计

当出现以下三种情况时，信号处理单元需要更换功能：

- (1) SRIO 总线上报本功能故障；
- (2) 监测控制单元 FPGA 的串口上报检测点异常；
- (3) 系统需求需要更换功能。

其中，(1)(2)称为故障重构，(3)称为需求重构。重构时，主控单元会下发重构指令，将需要的功能构建在新的信号处理单元上，此时流程称为功能重构，其流程如图 5 所示。当信号处理单元收到重构指令后，先判断是否远程加载。若是，则等待接收 SRIO 总线发送功能程序完成；若不是，则直接从文件系统中读取功能程序。再通过 ReWorks RTP 操作系统将原功能 PS 软件从 RTP2 空间卸载，然后加载功能程序：先通过 select map 加载辅助 FPGA 软件，再通过 ICAP 加载功能 PL 软件，之后通过 ReWorks RTP 操作系统加载功能 PS 软件至 RTP2 空间。功能程序加载完成开始运行，最后通过 SRIO 总线上报功能启动结果。

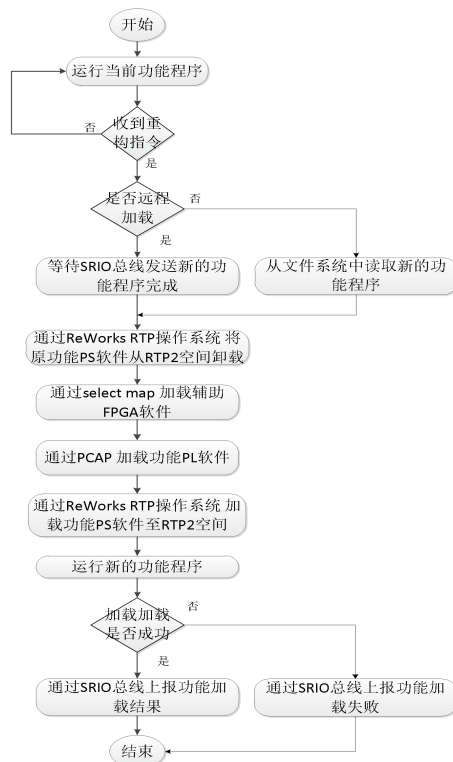


图 5 功能重构流程框图

4 工程实现与验证

该平台可广泛适配于各航电系统，以某无人机航电系统为例，为兼顾小型化和稳定性，共部署 3 个该硬件平台，共可实现 8 种功能的构建与重构，如表 1 所示，并可以通过计算机的上位机软件对系统进行监控，该系统优先级最高的功能为 C 测控和 L 测控，分别默认构建于 1-3（信号处理单元 1 的信号处理单元 3）和 2-3 上，当系统需要或者该两功能故障时，系统将会将 C 测控 /L 测控远程重构到 3-1 上，以保

证高优先级功能正常运行，同理 S 卫通默认构建于 2-2 上，当系统需要或者该两功能异常时，将牺牲 ADS-B 功能，将 S 卫通重构于 1-2 上。

表 1 功能构建与重构策略表

信号处理单元 1		信号处理单元 2	信号处理单元 3
信号处理平台 1	IFF	ADS-B (S 卫通)	L 测控
信号处理平台 2	J 功能 (IFF/ATC)	S 卫通	C 测控
信号处理平台 3	备份 (C 测控/L 测控)	ATC	I 功能

各功能链路使用 FPGA 资源使用情况如表 2 所示，为提高系统稳定性，各功能需将所用的 FPGA 资源合理分配在 FMQL100T 和 7k410T 上，以保证每个 FPGA 芯片资源占用不超过 70%。

表 2 各功能链路 FPGA 资源占用表

功能	FMQL100T-PL			7k410T		
	Block	LUT	DSP	Block	LUT	DSP
ATC	42	52	47	—	—	—
ADS-B	54	37	42	—	—	—
IFF	63	50	62	—	—	—
I 功能	69	42	47	51	32	52
J 功能	49	57	32	—	—	—
C 测控	57	47	61	41	39	23
L 测控	61	52	49	32	17	21
S 卫通	65	47	40	17	20	16

经过系统测试，该信号处理平台功能需求重构时间约为 1.1 s，平均功能故障重构时间约为 2.1 s，相比传统方式有进一步的提升^[13]。

对比传统的 DSP+FPGA 的信号处理平台^[14-15]，基于 FMQL 的信号处理平台在不增加重量、体积和功耗的前提下，收发通道数量有明显的提升，最多可同时支持 12 收 12 发，并且具备远程加载能力，可以通过 SRIO 对平台程序进行无限次数的远程加载，并且具备故障恢复的能力，同时可用逻辑资源 (logic cell) 可达 590 000，对比表如表 3 所示。

表 3 传统平台与基于 FMQL 平台对比

	收发通道数量	远程加载能力	功能可重构数量	故障恢复能力	可用逻辑资源 (logic cell)
传统平台	6 收或 6 发	不具备	8 ~ 12 个 (取决于 Flash 大小)	不具备	693 000
FMQL 平台	12 收 12 发	具备	无限	具备	850 000

5 结论

本文提出了一种基于 FMQL 的全国产化的信号处理平台的软硬件实现方案，高集成度，具备更多的 FPGA 与 AD/DA 资源，具有远程加载重构能力，故障恢复能力，同时有更短的重构时间，并在具体工程中实现，验证了该平台可以满足飞机航电电子系统中各通信、导航、识别链路功能的使用需求，同时又具有稳定性和可靠性，该平台可广泛适用于各机型的飞机航电电子系统中。

参考文献：

[1] 李平. 一种小型化卫星通信收发机设计与应用 [J]. 微电子学与计算机, 2024, 41(11): 120-126.

[2] 王鹏, 曹先泽, 张伟, 等. 未来机载能力环境 (FACE) 技术发展综述 [J]. 电讯技术, 2023, 63(8): 1268-1276.

[3] 张鹏. 航天测控信号处理平台的现状与发展趋势 [J]. 电讯技术, 2021, 61(5): 646-649.

[4] 李刚, 张凌睿, 李飞. 零中频收发机中本振泄露一次性补偿方法 [J]. 微电子学, 2025, 55(2): 245-250.

[5] 罗进川, 吴兵, 杜丽军, 等. 一种超宽带零中频接收机的设计与实现 [J]. 电子设计工程, 2023, 31(20): 63-67.

[6] 彭辉荣, 李亚柯, 陈镇山, 等. SSR 零中频收发前端电路的设计与实现 [J]. 微电子学与计算机, 2024, 41(11): 127-136.

[7] 石彬, 高宁, 周庭伊. 远程动态可重构遥测加密发射机的设计与实现 [J]. 遥测遥控, 2024, 45(4): 81-88.

[8] 张来洪, 易江文, 李勇, 等. 基于国产化 FMQL 和 ES8311 的电台语音功能实现 [J]. 电声技术, 2023, 47(2): 51-57.

[9] 马文建, 张毅果, 陈凯, 等. 基于 FMQL 的多通道数据采集实验平台设计与实现 [J]. 实验科学与技术, 2024, 22(5): 20-27.

[10] 王潇逸, 李彬, 叶华, 等. 基于 Reworks 系统的航空光电载荷中间控制软件研究 [J]. 国外电子测量技术, 2019, 38(2): 86-90.

[11] 黄河, 任见, 余庆, 等. 基于 ReWorks 的内存日志服务设计与优化 [J]. 计算机应用与软件, 2023, 40(1): 273-279.

[12] 孙殿杰. FMQL 平台多节点多协议的 SRIO 总线技术 [J]. 单片机与嵌入式系统应用, 2023, 23(12): 67-71.

[13] 李声飞. 一种改进的动态可重构信号处理平台设计 [J]. 兵器装备工程学报, 2022, 43(10): 274-279.

[14] 徐晓瑶, 魏来, 袁俊, 等. 星载高性能信号处理平台热设计 [J]. 现代电子技术, 2025, 48(14): 98-102.

[15] 张海霞, 马晓燕. 可重构智能表面辅助的通信信号处理技术 [J]. 信号处理, 2024, 40(6): 993-1006.

【作者简介】

孙殿杰 (1992—)，男，吉林四平人，硕士，工程师，研究方向：航空电子领域嵌入式操作系统、FPGA 逻辑、高速串行总线。

(收稿日期：2025-12-24 修回日期：2026-03-10)