

基于 STM32 的 NTP 时间服务器设计

王 娜¹ 周佩琦¹
WANG Na ZHOU Peiqi

摘 要

时间一致性是互联网领域的关键指标。为满足局域网内设备高精度时间同步需求，文章设计了一种基于 STM32 的三级硬件架构 NTP 时间服务器。该服务器采用模块化设计思路，通过时钟主控板、主板及网络通信板的功能划分，将时钟源获取、时间同步与网络服务等核心功能实现物理分离。测试与应用表明，该服务器在局域网环境下可达成毫秒级时间同步精度，具备成本低廉、稳定性优良、易于扩展的特性，可广泛适用于自动化、智能制造等对时间同步精度要求较高的场景。

关键词

STM32；网络时间协议；时间同步

doi: 10.3969/j.issn.1672-9528.2026.01.018

0 引言

网络时间同步通过互联网提供时间校准服务，让各联网设备和国际标准时间保持一致。物联网、工业自动化及金融交易等行业快速发展使得高精度时间同步对网络系统运行有重要价值。在智能电网、自动化控制这类场景中毫秒级的时间同步误差都可能引发系统故障^[1-3]。

目前时间服务器在金融交易、电力系统、5G 通信、工业自动化等领域已是核心必备设施，主要类型有 NTP 服务器与 PTP 服务器等。NTP 服务器应用范围更广泛，能将不同设备间的同步精度控制在毫秒级。PTP 服务器依据 IEEE 1588 标准，通过硬件时间戳实现纳秒级同步，主要用于对时间同步要求极高的局域网场景，如电信、电力系统等^[4-7]。时间服务器发展迅猛但存在若干缺陷。对网络依赖度较高，网络的故障、延迟及拥堵都会影响时间同步效果。硬件方面为保证高精度时间同步，需要配备精密时钟源和稳定的硬件设备，成本偏高限制了应用范围。

STM32 系列微控制器能在温度波动大、电磁干扰强的工业现场稳定运行，还能通过丰富的外设接口实现多功能集成，极大降低了系统复杂度与开发成本^[8]。网络时间协议（network time protocol, NTP）是用于同步计算机系统时钟的协议，核心目标是通过分层时间源体系和高精度算法，将分布式网络中不同设备的时钟偏差控制在毫秒乃至微秒级。该协议于 1985 年提出，是互联网上应用最广泛的时间同步标准^[9]。本文提出一种基于 STM32 的三级硬件架构 NTP 时间服务器方案采用“时钟主控板 - 主板 - 网络通讯板”的模块化硬件结

构分别实现时钟源获取、时间同步及网络交互功能。主板通过总线实现网络接口扩展支持多线独立网络通信。

1 硬件架构

STM32F103R8T6 是以 ARM Cortex-M3 作为内核的高性能的 32 位微控制芯片，最高主频 72 MHz，内置 64 kB Flash 存储器和 20 kB SRAM，还有 USART、SPI、I2C、CAN 及 USB 等多种外部设备接口，能灵活规划功能、性价比高且便于开发。

时间服务器总体由信号天线、各级板卡、液晶屏、按键板以及电源模块等组成。其中主体的电路板分为 3 部分，分别是：时钟主控板、网络通讯板和主板。时钟主控板和网络通讯模块通过串口实现信息交互。主板最多可以承载 4 个网络通讯模块。其中时钟主控板模块以 STM32F103R8T6 处理器为核心，利用 ATGM332D 导航模块获取准确的时间；网络通讯板模块利用高性能以太网接口芯片 W5500 实现配置参数存储、NTP 信息提取解析以及回复客户端访问等功能。服务器功能模块框图如图 1 所示。

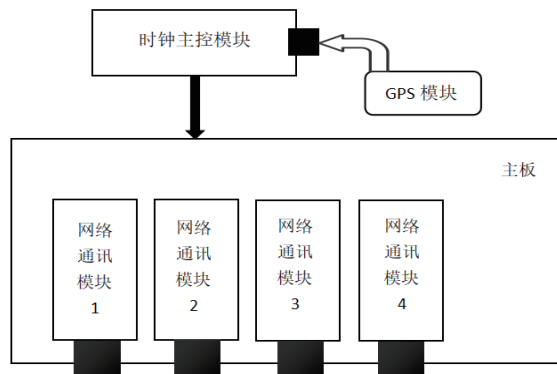


图 1 服务器功能模块框图

1. 西华大学 四川成都 610039

[基金项目] 四川省科技支持项目（17202423）

1.1 时钟主控板

时间服务器中时间源须保证足够高的精度才能实现授时功能。设计方案采用 BDS/GPS 双时钟源, 即 ATGM332D 双模接收机模块, 模块精度可达 20 ns, 支持 GPS 定位、北斗定位及 GPS/BDS 联合定位^[10]。服务器中守时电路以输出 PPS 脉冲对 CPU 进行时间边沿对齐, 其中晶振的谐振频率容易被温度影响。为了减少晶振对守时精度的影响, 基于 RTC 时钟芯片 DS3231SN 和 ATGM332D 双模接收机模块设计时钟源电路, 通过 PPS 脉冲信号监测 GPS 有效性, 当连续 3 次未收到 PPS 时钟时切换至 RTC, 实现双时钟源无缝切换。

电源部分利用 DC/DC 转换器 SCT-2430STER 及低压差线性稳压器 HT7533 将 16~36 V 直流输入电压转换并稳定于各部分电路所需要的 5 V 及 3.3 V 电压。SCT2430 提供 100 kHz 到 2.2 MHz 可调节开关频率, 采用峰值电流控制模式, 可实现在脉宽调制模式 (PWM) 与脉冲跨周期调制模式 (PSM) 间的平滑切换, 确保快速有效的动态响应。转换器内部集成的频谱扩展技术 (FSS) 可有效抑制电磁干扰 (EMI)。HT7533 比其他稳压芯片更适合高输入电压场合, 拥有较低的静态功耗。电源转换电路如图 2 所示。

1.2 网络通讯模块电路

时钟服务器选用 W5500 以太网接口芯片, W5500 芯片是全硬件 TCP/IP 的嵌入式以太网控制器。其内部全硬件 TCP/IP 协议栈支持 UDP、TCP、IPv4 等多种协议, 无需外部 MCU 处理协议栈可以减轻主机处理器负担, 相比软件协议更加稳定可靠, 避免外部干扰影响^[11]。W5500 芯片由 PHY 模块、MAC 模块以及各接口和控制器组成, 通过 SPI 接口与 STM32 通信, 可以实现参数获取、网络信息配置解析和外部通信等功能, 被广泛应用于工业、家居及各种联网系统中需要以太网连接的嵌入式设备中。其中芯片内部具有 8 个独立硬件 Socket, 可为不同网络接口分配独立 Socket 同时进行多种网络通信, 其中每个 Socket 拥有 32 kB 可配置收发缓冲区, SPI 接口最高可达 80MHz 时钟频率。CPU 经由网络接口连接器 HR911105A, 将来自计算机或路由器的网络信号传送到

W5500 芯片; 经 W5500 芯片内部处理后的网络数据, 通过 MOSI、MISO、CLK、W5500 这些通信接口信号, 传输至单片机 STM32F103R8T6; STM32 芯片对其进行解析后获取基准时钟信号, 并同步芯片内部的本地时钟。网络通讯板主要接口电路如图 3 所示。

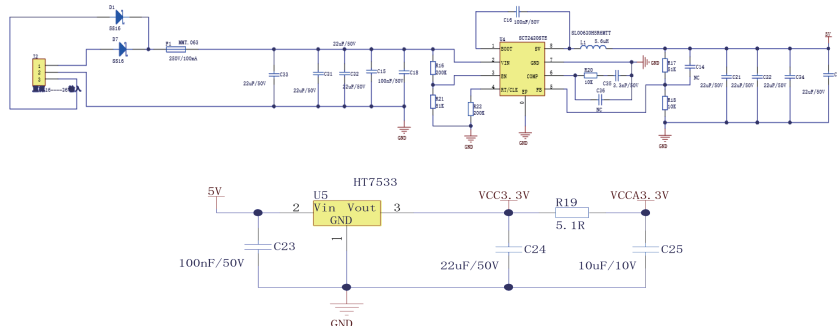


图 2 DC/DC 转换器及低压差线性稳压器

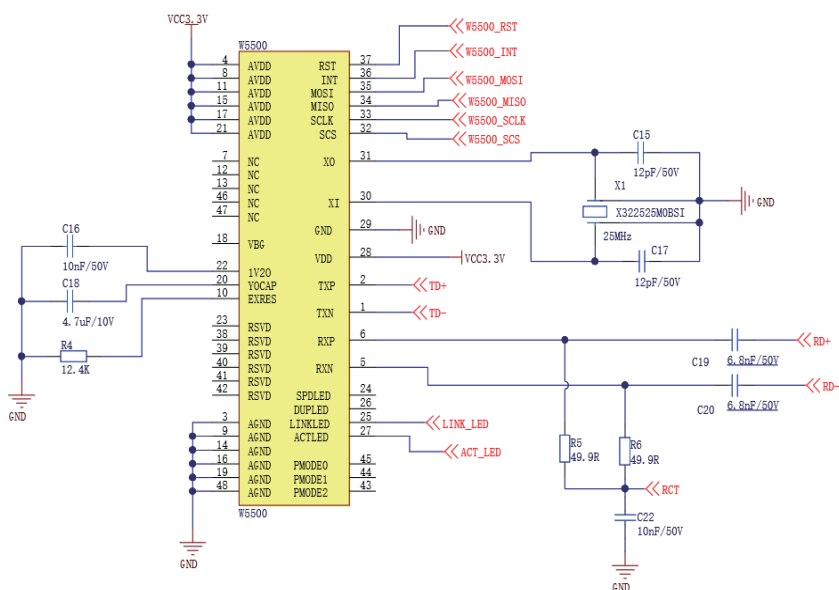


图 3 W5500 芯片及主控芯片接口电路

1.3 服务器主板电路

时间服务器主板采用模块化背板设计,通过拓展4个标准插槽用于接入不同的网络通讯模块,各插槽独立供电,主板通过4个不同网络端口将时钟主控板提供的1PPS信号传输到各网卡模块。这样的设计通过时钟集中管理和网络分布式处理,既保证时间源基准统一,又实现了网络通信的并行处理。相对于传统一体化设计,降低了维护成本,适合多接入点的实际服务场景。服务器主板网络端口1电路如图4所示,其余端口与之类似。

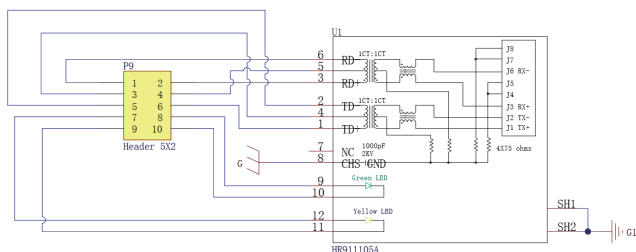


图4 主板网络端口1电路图

2 软件实现

2.1 开发环境搭建

由于STM32微控制器资源有限,需要通过交叉编译生成轻量化内核,本方案采用Ubuntu16.04虚拟机作为编译环境,开发环境搭建流程如图5所示。

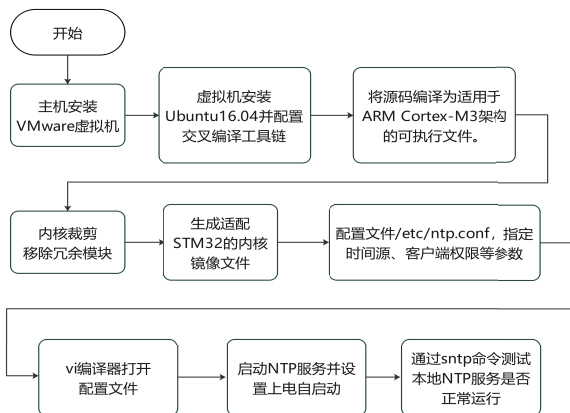


图5 开发环境搭建流程图

2.2 系统软件设计

系统接通电源启动先进入初始化环节,硬件初始涵盖STM32F103R8T6主控芯片、W5500以太网芯片、ATGM332D双模接收机、DS3231SN RTC芯片及电源模块等核心部件;软件初始化载入TCP/IP协议栈、配置W5500的8个独立硬件Socket和NTP协议参数,同时完成IP地址、子网掩码、网关等网络参数的设定,使服务器能接入局域网并识别客户端设备。

服务器持续监控ATGM332D双模接收机输出的PPS脉

冲信号判定GPS/BDS时钟源有效性。正常状态下软件依托ClockManager模块读取GPS/BDS提供的高精度并校准本地时钟,同时同步到DS3231SN RTC芯片作为备用;连续3次未接收到PPS脉冲会自动启动切换机制,转而使用RTC时钟源,通过DS3231SN的高精度守时功能保持时间连续,保障卫星信号丢失时仍能提供稳定的时间基准。系统进入主循环后,通过轮询W5500的8个硬件Socket实时监控客户端请求,在某一Socket检测到NTP请求时启动recvNtpRequest函数接收报文。此函数先检查Socket接收缓冲区状态,若存在UDP数据则读取48字节报文(NTP标准报文长度),验证格式正确后把网络字节序转换为主机字节序,提取客户端原始时间戳T1同时记录服务器接收时间T2。之后软件调用CalcOffsetDelay函数计算时间参数并解析报文得到T1、服务器接收时间T2、服务器发送时间T3及客户端接收时间T4,利用对应公式计算出链路延迟(delay)和时间偏移量(offset)。计算完成后软件生成NTP响应报文,填入服务器发送时间T3把主机字节序转换为网络字节序,通过sendNtpResponse函数经W5500的对应Socket发送给客户端,接着重置Socket状态准备下一次请求。这一过程利用W5500的硬件TCP/IP协议栈,无需STM32处理复杂协议逻辑,减轻主控芯片负担,保障多接口并行请求处理的高效性。系统软件流程图如图6所示。

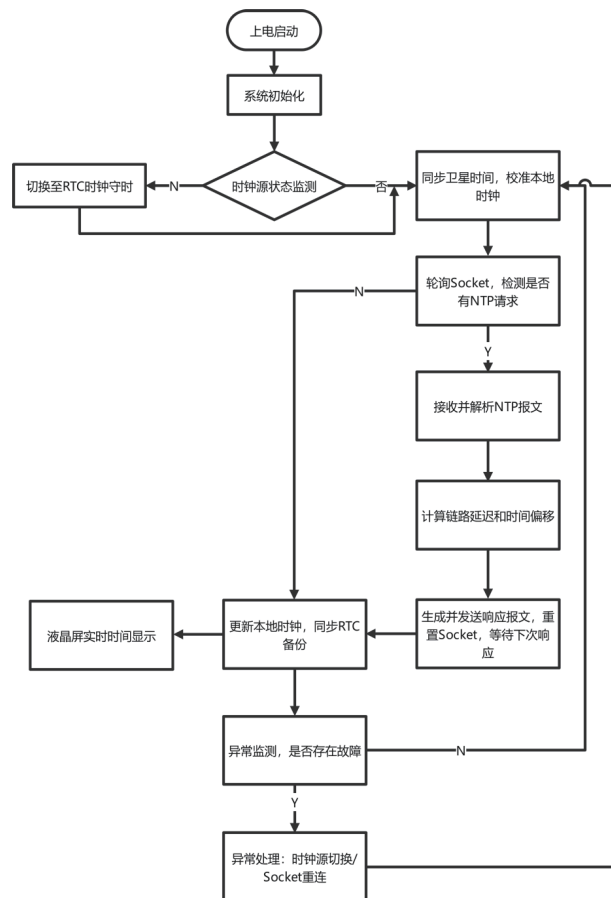


图6 系统软件流程图

3 系统测试

把授时天线、NTP 服务器以及客户机按规定信号逻辑连接好。通电启动后,显示屏能正常显示实时时间,服务器与客户机时间也能实现同步,NTP 时间服务器实物如图 7 所示。

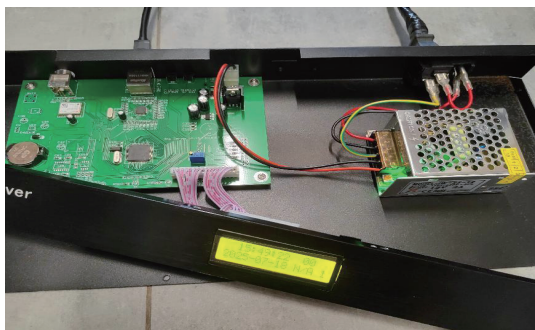


图 7 NTP 服务器实物图

NTP 时间服务器连续运行一段时间后,对这段时间内时间服务器的时间信息进行多次采样,分析其时间数据偏差,所得误差分布如图 8 所示。

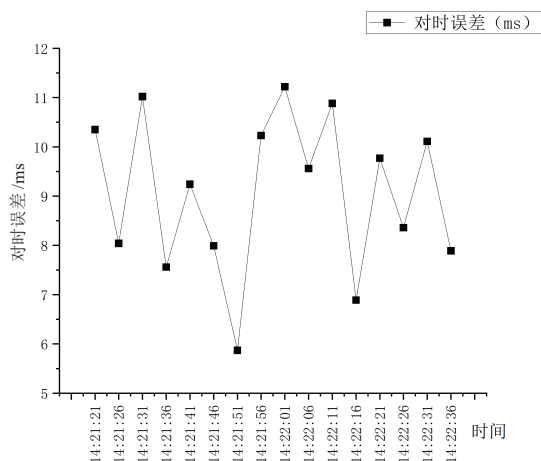


图 8 对时误差分布图

通过对时间结果分析可知,NTP 时间服务器的对时误差小于 15 ms,服务器在长时间运行的情况下对时功能保持稳定,能够满足大量工业场景的使用需求。

4 结语

本文提出一种基于 STM32 的 NTP 时间服务器设计方案,采用“时钟主控板-主板-网络通讯板”的三级硬件构造,STM32F103R8T6 作为核心,结合 GPS 与本地 RTC 双时钟源无缝切换模式,利用 W5500 以太网芯片实现网络数据通信。该服务器能够支持四个独立网络接口并行传输信息,可为局域网内多个设备提供高精度时间同步服务,在局域网环境里可实现毫秒级校对,具有成本低、稳定性强、易扩展等特性。此方案能够满足工业控制、智能家居等场景的时间同步需

要,为相关领域的时间同步难题提供了切实可行的解决途径,对推动 NTP 时间同步技术在嵌入式系统中的运用具有积极效果。

参考文献:

- [1] 葛芙蓉. 基于北斗的时间同步系统设计与实现 [D]. 太原: 中北大学, 2022.
- [2] 袁小迪, 宋文霞, 张越. 基于 NTP 的停车场时间同步系统研究与设计 [J]. 计量科学与技术, 2021, 65(5): 96-100.
- [3] 贾杰峰, 王铮, 刘连照. 一款 NTP 授时监测终端设计与实现 [J]. 无线电工程, 2020, 50(7): 554-557.
- [4] 李培基, 李卫, 朱祥维, 等. 网络时间同步协议综述 [J]. 计算机工程与应用, 2019, 55(3): 30-38.
- [5] 籍明慧, 裴焕斗, 庄杰, 等. 基于龙芯 1C 的 NTP 时间服务器设计与实现 [J]. 电子设计工程, 2021, 29(7): 25-30.
- [6] 何承恩, 王忠, 岳佳欣. 基于 NTP 的跨平台网络时间同步模块设计 [J]. 计算机仿真, 2020, 37(11): 216-221.
- [7] HE T. Physical-layer identity-authentication mechanism for network time synchronisation using network and precision time protocols [J]. Computers & security, 2025, 157: 104590.
- [8] 韦嫻嫻, 黄国鑫, 甘诗云, 等. 基于 FreeRTOS 与 STM32 的独居老人身心智能检测系统设计 [J]. 物联网技术, 2025, 15(8): 38-41.
- [9] 侯艳红. 基于 STM32F107 的网络授时模块设计与实现 [D]. 西安: 西安理工大学, 2017.
- [10] 孙桀, 徐刚. 基于北斗卫星导航系统的 NTP 服务器设计 [J]. 信息技术与信息化, 2019(9): 137-139.
- [11] 赵瑞康, 王素珍, 苗其军, 等. 基于 STM32 的硬件协议 NTP 网络时钟系统实现 [J]. 电子器件, 2024, 47(3): 641-648.

【作者简介】

王娜(2001—), 女, 四川南充人, 硕士研究生, 研究方向: 智能设计制造与控制, email: wangn0817@163.com。

周佩琦(2001—), 女, 四川广元人, 硕士研究生, 研究方向: 智能设计制造与控制。

(收稿日期: 2025-08-17 修回日期: 2026-01-04)