

航电系统 FC 网络通信可靠性研究

花文波¹ 赵 斌¹ 何燕春¹ 花文涛²
HUA Wenbo ZHAO Bin HE Yanchun HUA Wentao

摘 要

航电系统交换网络,为各子系统提供互联支持和实时、确定的网络运行模式,并对网络进行可靠性控制。针对航电系统交换网络在频繁接插过程中出现的偶发无法上线问题,通过分析系统网络架构和工作原理,研究端口通信测量方法以及仿真分析和验证,确定 FC 端口发生物理上的紧合和分离会造成 FPGA 的 GTX 接收偶发出现异常。完善 FPGA 接收 GTX 逻辑设计,对 GTX 接收组件进行接收数据检测可靠复位,可解决链路同步问题,为航电系统工程应用奠定基础。

关键词

航电系统;光纤通道;网络通信;网络交换

doi: 10.3969/j.issn.1672-9528.2024.08.033

0 引言

在航空电子系统中,网络通信的可靠性是确保任务高效执行的关键因素。FC 光纤通道(fiber channel, FC)作为一种高性能、低延迟的通信标准,已成为新一代航空电子系统中普遍应用的一种高速信息交换主干网络^[1]。对航电系统 FC 网络通信的可靠性进行深入研究,不仅具有重要的理论价值,更具备深远的现实意义。

随着航空电子系统的飞速发展,航空电子系统日趋复杂,对通信网络的带宽、延迟和可靠性等方面提出了更高的要求。FC 网络以其特有的高速率、高带宽、高可靠性、低延迟及扩展能力强等优势,成为实现多子系统设备资源和信息交互共享的理想选择。然而,航空电子系统的高可靠性需求,使得 FC 网络通信的可靠性问题愈发凸显,成为制约其应用和发展的瓶颈^[2-3]。

在航电系统 FC 网络交换通信过程中,信号的传输可靠性对系统的性能具有至关重要的影响,而网络交换过程中通信端口偶发不上线,则会造成链路接收异常、FC 通信中断。针对这一问题,通过对网络交换技术通信可靠性检测方法进行研究,提出了一种网络交互可靠性解决方案,为提高航电系统 FC 网络通信的可靠性提供理论支持和实践指导。

1 系统组成架构

航电系统各设备之间通过 FC 拓扑结构实现信息逻辑交

联和信息类型传输,通常以交换机为核心,根据航电系统网络带宽和接入点数量,确定 FC 交换网络规模、传输级别、工作模式^[4]。

在航电任务管理与显控子系统中,网络交换模块为其提供 FC 交换网络。两台任务管理处理机(MMP)提供双余度 FC 网络通信,其中一台 MMP 安装 FC 网络交换模块,另一台 MMP 安装 FC 交换机,FC 网络交换模块与数据记录单元通过光纤连接器相互交联。FC 数据由 MMP 内部的 FC 网络交换模块和数据记录单元内的 FC 板卡产生,通过模块中的光电收发器将电信号转换成光信号,然后经由两级光纤连接器进行连接。

网络交换模块主要完成 FC 网络运行配置数据存储、系统链路状态监测、网络时统控制、数据交换及网络数据监视功能,同时支持软件的在线更新和调试,能够进行单播、广播通信,支持两级交换网络的构建,支持帧优先级调度,具备配置、加载、端口监控、流消息控制等功能,能够满足数据、信号及控制信息的传输要求。其系统架构主要以 FPGA 为核心,外围搭配电源电路、时钟电路、复位电路、存储器电路、JTAG 接口电路、光电转换电路及外部接口组成,如图 1 所示。

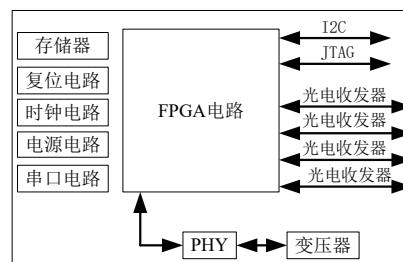


图 1 网络交换模块系统架构

1. 航空工业西安航空计算技术研究所 陕西西安 710000

2. 中国空空导弹研究院 河南洛阳 471009

[基金项目] 航空科学基金(20200025031001)

2 端口通信测量方法

2.1 问题描述

在地面系统联试过程中,任务管理与显示控制子系统通过频繁插拔数据记录单元端的 FC 光纤后,任务管理处理机中的网络交换模块对应 FC 链路端口偶发不能上线,重启任务管理处理机后,故障现象消失,通过多次频发插拔数据记录单元端 FC 的光纤进行验证,确认端口偶发不上线,对交换模块进行上下电复位操作后,端口光纤 FC 链路同步通信正常,故障可复现。

2.2 端口通信测量

通信端口偶发不能上线,根据网络交换模块的系统架构及工作原理,主要分为 FC 链路故障和交换模块故障两种类型。FC 链路故障主要分为光电收发器故障和连接器接触不良两种因素;交换模块故障主要包括供电电源、时钟、FPGA 芯片故障及 FPGA 逻辑缺陷几种因素。端口通信测量主要围绕以上这些因素进行。

2.2.1 光电收发器功能电路

光电收发器电路主要包含供电电路、光电转换电路。光电收发器供电 3.3 V,一般通过外接磁珠进行隔离保护,通过测量磁珠两端供电电压,可确定光电收发器供电电源 3.3 V 是否正常。若磁珠两端供电电压不一致,可确定供电电压 3.3 V 的磁珠故障。

通过测量光电收发器在供电状态下发送端光口光功率强度以及自环状态下链路误码率,可排除光电收发器是否正常工作。光电收发器光纤线发送端的光强可通过光功率计进行测试,验证光功率强度是否符合设计要求。当光功率强度大于等于 -8 dBm 时,说明光电收发器光纤光口的光功率强度满足要求。光电收发器光纤接收端的测量,可通过将发送端与接收端自环,测量链路误码来验证接收端通信是否正常。

链路误码率测量主要是利用产品 Xilinx 自带的 Chipscope 软件,通过生成 FPGA 各端口 ibert 核,测量模块在光纤自环情况下的链路误码,从而可以测量 FC 光电收发器是否能够正常工作。而模块光纤通过外环测试,则能测量整条链路通信状态,也能测量 FC 通信过程中的系统时钟、通信时钟、端口工作状态等。

2.2.2 连接器接口电路

网络交换模块的连接器接口主要是给模块供电以及 FC 链路控制,包括系统复位和模块复位、链路状态使能以及 FC 收发接口等。在产品上电过程中,可通过主机接口打印状态,观察产品上电后,PCIe 接口总线是否通过两级交换开关识别到网络交换模块的上游端口。在故障发生时,通过复位网络交换模块,故障消除,模块链路通信恢复正常,说明供电及

相关复位及状态指示均能正常工作,可排除连接器接触不良导致 FC 链路故障。

2.2.3 电源电路

网络交换模块供电电源为 5 V,通过电源转换开关,将 5 V 电压转换为模块所需的 3.3 V、1.2 V、1 V、2.5 V 电压。其中,1 V 和 1.2 V 为 FPGA 工作的核电压,2.5 V 为 FPGA 工作的辅助电压,3.3 V 为各存储器电路、时钟电路、逻辑电路等供电电压。

在故障发生时,通过测量模块各路供电电源,网络交换模块的内部辅助电源和 FPGA 核电压输出值在设计电源正负 5% 范围内,说明 FPGA、光电收发器、DDR2、FLASH、时钟、晶振的供电电源正常,且电源的纹波特性满足芯片工作要求,可排除产品电源转换芯片及供电电路故障。

2.2.4 时钟电路

时钟电路主要分为系统时钟、通信时钟。系统时钟主要是保障 FPGA 正常工作以及系统正确配置,通信时钟主要是链路通信过程中的差分时钟输入。测量交换模块的时钟主要分为以太网 PHY 芯片输入时钟、FPGA 配置电路输入时钟、FPGA 高速串行 I/O 工作时钟,其时钟输出电平分别为 LVCMOS3.3 V、LVCMOS3.3 V、LVDS,通过测量各路时钟频率参数,输出频率和幅值满足设计要求,说明时钟正常工作。

2.2.5 FPGA 功能电路

FPGA 功能电路主要是以 FPGA 为核心,外围搭载供电电路、时钟电路、复位电路等。在 FPGA 供电、时钟、复位均正确的情况下,FPGA 功能电路可通过 Impact 软件给 FPGA 加载 bit 流文件,观察是否能够正常逻辑加载,同时也可以通过读取 FPGA 寄存器的状态,观察产品逻辑、复位信号、配置模式是否正常,从而可以进一步确认 FPGA 的工作状态。

在故障发生后,对网络模块进行复位操作,主要是通过复位芯片,将系统复位信号与逻辑加载指示信号通过逻辑进行系统复位,同时对 FLASH 和 PHY 芯片进行复位操作。通过以上复位操作,故障的 FC 端口可以正常上线,说明 FPGA 芯片工作正常。

在数据记录单元和 MMP 网络交换模块的 FC 光链路中串入 FC 分析仪进行故障时的数据分析,捕获故障发生时的数据记录单元和网络交换模块发送数据。FC 逻辑分析仪主要是利用半导体材料的特性,实现两路光信号的收发和放大,是一种专门用于分析数字系统逻辑关系的仪器。在发送光信号的过程中,通过使用一系列的模拟和数字电路对输入的光信号进行处理,生成精确的多路复用信号,这些信号被发送到目标设备,从而实现高速、远距离的光通信^[5-6]。其通常具有同步触发功能,可以记录输入信号的顺序,并以时间顺序

展示这些信号的状态编号。故障发生时,通过测试,FC网络交换模块持续发送NOS原语,数据记录单元FC板卡持续发送OLS原语。根据FC协议(FC-FS),当FC链路中的某一个模块上电或插拔光纤时,FC原语的跳转序列如图2所示。刚开始时,两个模块互相发送NOS原语,当检测到对应模块发送NOS原语后,即跳转至OLS原语,通过原语测试,发现故障发生时,网络交换模块没有执行从NOS原语到OLS原语的跳转。通过FC分析仪捕获的原语,可以看到,频繁插拔端口光纤过程中,FC端口发生物理上的紧合和分离,原语没有正常跳转,从而产生了不符合8B/10B编码规则的数据,因此,通信中断,FC端口偶发不能上线。

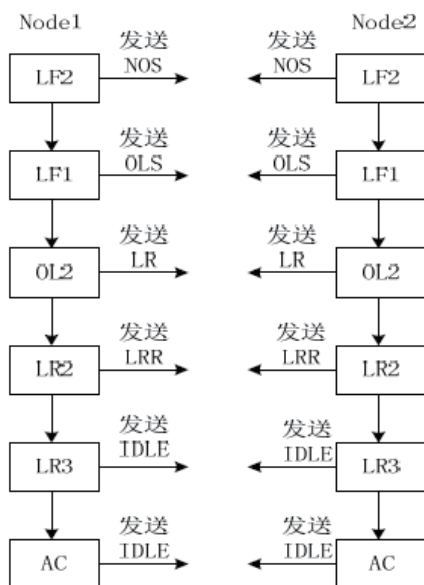


图2 FC原语跳转序列

2.2.6 测量结论

在地面系统联试过程中,通过频繁插拔数据记录单元端FC光纤,FC端口发生物理上的紧合和分离,数据记录单元发送了不符合8B/10B编码的数据,使网络交换模块FPGA中高速收发器工作异常。异常工作的高速收发器提供给FC端口状态机错误数据,导致FC端口状态机偶发无法正常跳转,最终导致了该端口偶发不上线的故障。

3 仿真验证

3.1 仿真机理

本次故障是系统上电时,频繁插拔数据记录单元端FC光纤,FC端口发生物理上的紧合和分离,数据记录单元(IDMP)发送了不符合8B/10B编码的数据,导致FC网络交换模块FPGA中GTX工作异常。异常工作的GTX提供给FC端口状态机错误数据,导致FC端口状态机偶发无法正常跳转。当对FC网络交换模块进行复位操作后,故障的FC端口工作正常。

网络交换模块中选用Xilinx生产的FPGA,其中高速链路接口的设计采用FPGA自带的GTX硬核,GTX接收部分分为PMA(串口接收组件)和PCS(并行接收组件)。数据进入GTX后,执行的操作如下:(a)通过RXEQ和DFE进行波形整理;(b)通过RXCDR获取时钟信号,并进行时钟锁定;(c)通过SIPO将信号转换为并行数据,并传输给PCS;(d)在PCS中通过数据采样、数据极性检查、8B/10B编码检查等操作后进入GTX内部的弹性缓冲区;(e)对弹性缓存区的数据进行时钟域切换等操作后,将数据提交给GTX数据接收接口,将数据发送给FC端口状态机。

如果重新连接接收信号RXN/RXP后,需要进行相应的复位操作,频繁插拔数据记录单元端FC光纤,FC端口发生物理上的紧合和分离,数据记录单元(IDMP)发送了不符合8B/10B编码的数据,FC网络交换模块GTX频繁连接接收信号RXN/RXP后,需要进行相应GTX的复位操作,否则链路上不符合8B/10B编码的数据会导致FPGA中GTX工作异常,后续的FC状态机偶发无法正常跳转,最终导致该端口偶发不上线。

GTX接收过程可知,影响GTX数据接收的相关组件包括RXEQ、CDR、PLL、SIPO、数据采样组件、数据极性检查组件、8B/10B编码检查组件等。Xilinx芯片复位信号中可以完全复位这些组件的复位信号为RXCDRRESET,同时在网络交换模块逻辑中,每一个FC端口对应一路独立的GTX,每个GTX中都包含一个单独的RXCDRRESET复位信号,增加RXCDRRESET的复位操作,复位范围仅限于FC网络交换模块中相应端口的GTX接收组件,不会影响FC网络交换模块逻辑其他组件和其他端口的正常工作。

3.2 验证结果

对故障现象进行进一步的仿真测量,发现故障发生的时机为频繁插拔数据记录单元端的FC光纤。进一步使用FC分析仪对故障发生时的数据进行仿真测量和数据捕获,可以发现,故障发生时数据记录单元除了发送正常或错误的FC原语以外,还有大量的分析仪不能识别的数据,如3703-LossofSync、3704-LossofSync。这些数据无法通过FC分析仪的8B/10B编码检查。频繁插拔端口光纤过程中,FC端口发生物理上的紧合和分离,产生了不符合8B/10B编码规则的数据。

通过FPGA自带的调试工具ChipScope设计测试逻辑,对进入网络交换模块FPGA的数据进行检测,故障发生时FC网络交换模块的FPGA内部数据结果见图3。

+ GTX0_RXBUFSTATUS	2								
+ GTX0_RXCLKCORCNT	0								
+ RXCHARISK0	2	3)1)3)1)3)1)3	
+ RXDATA0	e701	eeffc)19ff)eeffc)b9ff)dcfc)b3ff)e7fc)fffcc
+ RXDISPERR0	3	2)3)2)1)3)2)1)3
+ RXNOTINTABLE0	2	3)1)3)1)3			
+ RXLOSSEOFSYNC0	1								

图 3 故障时网络交换模块 FPGA 内部数据

图 3 中的 RXLOSSOFSYNC0 为接收数据检测信号（位于 FPGA 逻辑中的 GTX 组件），它是与字节流同步相关的 FPGA 状态，其含义取决于 RX_LOSS_OF_SYNC_FSM 的属性状态。如果 RX_LOSS_OF_SYNC_FSM 为真，则它输出反映内部同步丢失的 FSM 的状态。状态为 1，说明由于无效字符序列或重置而丢失同步；状态为 0，说明由于通道键合序列或重组而处于重新同步。

当 RXLOSSOFSYNC0 信号为 1 时, 说明进入 FPGA 的数据由于无效字符序列或重置而丢失同步或 8 B/10 B 编码错误, 数据将无法被后续的逻辑组件正确识别。从图 3 中可以看出, 当故障发生时信号 RXLOSSOFSYNC0 为长 1 时, 表明故障发生时, FPGA 中的 GTX 组件工作出现异常, 数据在 GTX 内部已发生极性错误或 8 B/10 B 编码错误。异常工作的 GTX 提供给 FC 端口状态机的数据错误, 导致 FC 端口状态机不能正常跳转。在对 GTX 进行手动复位后 (FC 网络交换模块复位或上下电), GTX 功能恢复正常, 后端的 FC 端口状态机也正常运行, 故障端口从“未上线”状态转换到“上线”状态, 故障排除。

因此，当频繁插拔数据记录单元端 FC 光纤，FC 端口发
生物理上的紧合和分离，数据记录单元（IDMP）发送了不符
合 8 B/10 B 编码规则的数据，导致 FC 网络交换模块 FPGA
中 GTX 工作异常。异常工作的 GTX 提供给 FC 端口状态机
错误数据，导致 FC 端口状态机偶发无法正常跳转，最终导
致该 FC 端口偶发不能上线。

通过以上分析,网络交换模块中的 GTX 逻辑复位异常,频繁插拔数据记录单元端 FC 光纤,FC 端口发物理上的紧合和分离,数据记录单元发送了不符合 8 B/10 B 编码的数据,网络交换模块 GTX 频繁连接接收信号 RXN/RXP 后,FPGA 的 GTX 没有进行复位,GTX 接收到不符合 8 B/10 B 编码的数据后工作异常。GTX 工作异常导致 FC 端口状态机偶发无法正常跳转,从而出现该 FC 端口偶发不能上线的故障现象。

4 解决措施

根据上述故障机理分析, 频繁插拔数据记录单元端 FC 光纤, FC 端口反复发生物理上的紧合和分离, 会导致 FC 链路反复出现上下线情况。在 FC 链路每次上线过程中, 都会按照 FC 协议, 先后发送 NOS 原语、OLS 原语、LR 原语、LRR 原语, 满足 FC 协议后, 最终发送 IDLE 原语, 开始 FC 通信。故障发生在上线过程中, FC 链路通信 NOS 原语到 OLS 原语无法正确跳转, 从而产生了数据记录单元 (IDMP)

发送不符合 8 B/10 B 编码规则的数据, 通过对其中 FC 网络交换模块中的 GTX 复位设计进行完善, 可以彻底解决此类故障。

具体完善的方法为:在频繁插拔数据记录单元端 FC 光纤时,通过网络交换模块 FPGA 内部 GTX 高速收发器连接接收链路信号 RXN/RXP 后,对 FC 网络交换模块使用 RXCDRRESET 信号对 GTX 接收组件进行整体复位,确保此时的 FPGA 内部 GTX 高速收发器处于正常的工作状态。使用更改后的逻辑进行系统测试和验证,多次频繁插拔数据记录单元端的 FC 光纤,FC 链路端口均可以正常上线,故障排除。

5 结论

地面系统联试过程中,通过频繁插拔数据记录单元端的 FC 光纤,任务管理与显示控制子系统处理机中的网络交换模块对应 FC 端口偶发不能上线,主要原因是 FC 端口物理上的紧合和分离,使得网络交换模块在接收到链路上无法识别的 8 B/10 B 编码数据时,引起 FPGA 的 GTX 接收异常,由于接收 GTX 逻辑设计不完善,引起链路无法实现同步,导致 FC 端口偶发不上线。通过完善网络交换模块逻辑中 GTX 异常时的复位功能,可有效解决该故障,解决了实际工程应用中的现实问题,提高了 FC 链路通信的可靠性和产品质量。

参考文献:

- [1] 朱志强, 王世奎, 李成文, 等. 综合化航电系统中统一网络
技术分析[J]. 航空计算技术, 2022, 52(3): 125-129.
- [2] 孟博, 徐玉洁, 冯思桐. 一种支持 PCIe 和 PCI 主机接口的
模块测试平台设计[J]. 无线互联科技, 2022(4): 50-51.
- [3] 薛楠, 王晓华, 徐文进, 等. 一种基于 FC 总线的三层组播
通信功能设计和实现[J]. 航空计算技术, 2022, 52(3): 70-73.
- [4] 李炎, 王伟, 张昭源. 线路保护光纤通道异常分析与处理[J].
安徽电气工程职业技术学院学报, 2021, 26(4): 66-69.
- [5] 白焱, 杨继国, 孙万录, 等. 一种基于时间触发光纤通信网
络时钟同步设计[J]. 飞机设计, 2022, 42(2): 54-57.
- [6] 湛文韬, 杨柳, 王小波. 机载综合模块化处理平台光互联
方法研究[J]. 光电控制, 2022, 29(2): 82-86.

【作者简介】

花文波(1986—),男,陕西西安人,硕士,高级工程师,
研究方向:计算机维修保障技术。

(收稿日期: 2024-05-20)