

基于 PXIe 的机载信号实时采集系统设计

赵 斌¹ 花文波¹ 张 博¹
ZHAO Bin HUA Wenbo ZHANG Bo

摘 要

机载系统在地面测试过程中,由于信号干扰、噪声和实时处理要求高,导致信号采集精度和稳定性下降。基于此,文章提出了一个通用平台机载信号实时采集系统的概念。设计了基于 PXIe 平台标准的硬件环境,运用数据并行采集与同步技术解决系统仿真过程中信号采集的实时性问题,提高精度和稳定性;软件具备通用总线数据解析功能,解决了多种总线通信协议、不同帧格式实时解析的问题。所提方法能够有效提高机载系统地面仿真的实时性和通用性。

关键词

PXIe 平台; 信号采集; 实时处理; 并行同步; 高精度

doi: 10.3969/j.issn.1672-9528.2025.10.036

0 引言

机载系统的地面测试在航空器研发过程中占据着至关重要的地位,尤其在验证系统性能和功能时,信号采集的准确性与稳定性直接影响测试结果的可靠性。近年来,随着测试需求的日益增加,传统的信号采集系统面临着信号干扰、噪声^[1]影响以及实时处理要求高等问题,导致信号采集精度和系统稳定性难以满足高精度测试需求。常见的解决方法通常关注于信号采集硬件的性能提升,但如何在保证实时性的同时,提升系统的通用性和数据解析能力,仍然是一个亟待解决的问题。

目前,测试系统中的信号采集大致可分为两类:一类是专注于硬件环境优化的方法,主要通过提高硬件的采集精度和数据处理速度来实现信号的实时采集与处理;另一类则结合了数据并行采集与同步技术,在多通道、多协议的环境下,强调系统的高效性与灵活性。然而,这些方法通常面临着实时处理与多协议解析之间的权衡,缺乏一套通用的解决方法。

为了兼顾上述需求,本文提出了一种基于 PXIe^[2] 平台的机载信号实时采集系统,该系统利用数据并行采集与同步技术解决了信号采集中的实时性问题,同时通过设计通用总线数据解析模块,兼容多种通信协议并支持不同帧格式的实时解析。该方法不仅提高了信号采集的精度和稳定性,而且增强了系统的通用性,使其能够适应不同类型的机载系统和地面测试需求。使用效果表明,本文提出的方法能够有效提高机载系统在地面仿真测试中的实时性和通用性,为机载系统测试提供一个相对通用的解决方法。

1 系统设计

机载系统的地面测试系统主要功能包括:支持实验过程

中各路信号的实时采集,对数据进行实时显示、存储与分析,并在过程中能够对监控数据按照消息的定义格式进行解析。测试系统采用分布式结构,主要包括两大部分:采集系统和数据处理系统,其结构如图 1 所示。

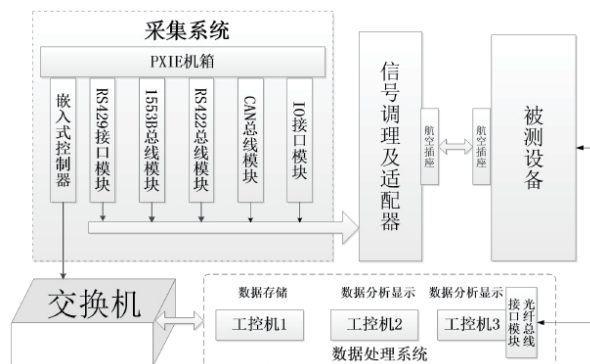


图 1 系统结构框图

1.1 信号采集系统

主要负责被测设备的各个信号类型的实时同步采集和显示,并能够通过以太网向数据存储系统发送采集到的实验数据,供数据处理系统分析和使用。

信号采集系统采用基于 PXIe 规范的硬件设备, PXIe 控制器采用嵌入式控制器方式。采用 PXIe 或者 CPCI 等规范搭建硬件环境的优点在于灵活性和扩展性,可根据被测对象所采用的机载总线网络的不同,选取/替换、扩展不同类型和数量的仿真卡(例如 AFDX、1394B 等先进机载网络总线)。本文的设计思想以机载最常见、简单的总线网络为例:

采集的信号类型(如 GJB289A 总线、RS422 总线、CAN 总线和 HB6096 总线等),选用相应的测试模块,依据被测设备的接口控制文件(ICD),实现对被测对象设备的智能监控。通过信号采集系统控制各个信号采集模块的工作

状态,实时采集各模块上的实验数据,并通过以太网交换机将实验数据发送至数据存储系统中进行数据存储

1.2 数据处理系统

实验数据处理系统负责测试数据的回放与分析,通过以太网获取实验数据,并以表格、曲线等形式展示,支持快速检索、对比分析及导出功能,帮助开发人员快速准确地分析数据。实验数据管理系统是数据中心,负责实验数据的存储与维护,采用大容量存储计算机,通过以太网与其他子系统连接,确保数据的安全、高效存储。

2 数据并行采集与同步技术

系统测试/仿真过程中需要采集数字信号、模拟信号、光纤信号和 CAN 等总线信号,故采集系统需要多个信号采集模块来采集不同信号。为了保证各采集模块具有统一系统时标,需要信号的实时采集精度^[3]不小于 0.5 ms,甚至 0.1 ms。所以,各个采集模块之间的时钟同步和定时技术是该设计的一项关键技术。

基于测试系统要实现多种测试信号的数据采集,以及各采集模块具有统一的系统时钟的要求,系统内各模块的同步方式是结合 PXI/PXIe 背板时钟同步,以及外部采集同步触发等关键技术,以保证各板卡采集时钟的一致性和采集开始时刻的同步性。并且所有总线采集板卡具有 RTC(实时时钟),所有 AD 数据采集严格按等间隔实时采集方式,所有采集的数据均有采集时刻的时标,据此可以保证总线类和 I/O 类信号的实时同步并行采集^[4],为系统的时序分析奠定了最基础的技术条件。

基于 PXIe(PXI、CPCI)的数据采集板卡可以通过背板总线的同步时钟同时工作,消除各采集板卡的时钟漂移与一致性问题。通过各个板卡的背板总线触发或外触发信号,控制各采集板卡在绝对时间开始采集,保证采集起始时间的一致性与绝对性。

机箱内数据采集的同步包括软、硬件两种方式:

(1) 软件同步方法

软件同步方法通过在设备模块中获取操作系统当前时钟,给实验数据打上时间戳,并将数据和时钟信息打包后转发。此方法无需额外的硬件支持,成本低,只需少量代码即可实现。然而,由于 Windows 操作系统为单用户多任务的非实时操作系统,其系统时钟精度仅为毫秒级,且受到 CPU 负荷和任务切换的影响,因此该方法的同步精度无法达到 0.5 ms,无法满足高精度同步需求。

(2) 硬件同步方法

硬件同步方法通过物理设备实现各采集模块的同步,使其在相同时间点进行数据采集^[5]。硬件同步包含两个方面:

- ①数据采样频率同步,包括采样时钟的脉冲同步和相位同步;
- ②时间轴上的同步,即采样点时间标签的统一。只有这两方面完全同步,才能实现真正的同步采集。

同步实现的方式通常有两种:通过采样时钟同步和通过参考时钟同步。

①通过采样时钟同步时,主设备通过输出触发信号和采样时钟来控制从设备的操作。例如,多个采集接口的系统可以从 PXI Express 机箱获取工作采样时钟,如图 2 所示,主采样时钟直接控制所有设备的 ADC 和 DAC 定时。此方法确保了相同的采样精度、漂移和抖动,但由于共享同一采样时钟,可能导致较低的采样率。

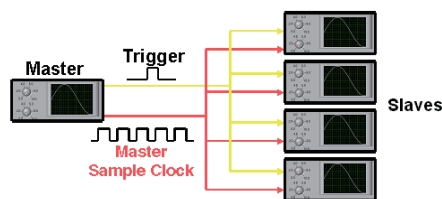


图 2 通过采样时钟同步

②共享参考时钟同步方法通过多个测量设备之间共享触发器和参考时钟实现,如图 3 所示。

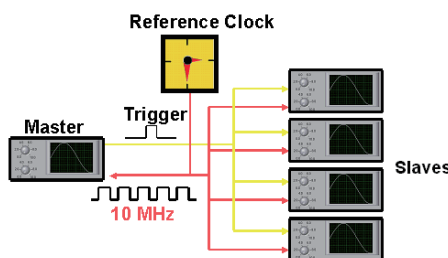


图 3 通过参考时钟同步

采用这种方法时,如果设备具有板载参考时钟,可由主设备提供参考时钟;若没有,则可由专用高精度时钟源提供。该方法可以从单一参考时钟派生出多个采样时钟,支持较高的采样率,并且所有采样时钟与参考时钟同步。然而,由于每个设备都有自己的时钟参与同步,必须考虑设备时钟的抖动影响。通常采用 PLL 方法同步和产生采样时钟^[6],如图 4 所示。

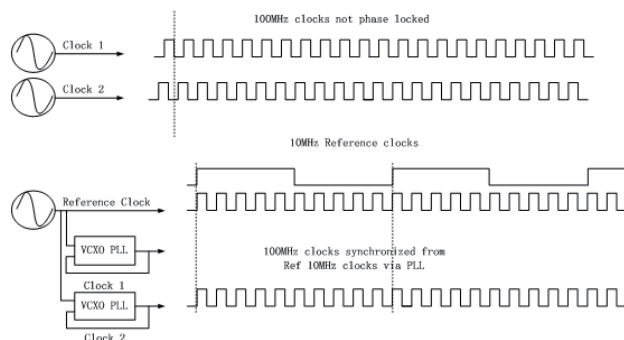


图 4 使用 PLL 同步高速采样时钟

通过对比两种同步方式,可以看出,共享采样时钟方法简单,适合低采样率,整个系统仅有一个采样时钟速率,且仪器架构相似;而共享参考时钟方法较为复杂,支持不同的采样时钟速率,仪器架构也可以不同,但需要同步脉冲。由于机载测试系统的采集模块众多,采样时钟速率不同且对时钟精度要求较高,故更适合采用共享参考时钟同步方法。

鉴于软件同步方法固有的缺陷,因此本设计采用硬件同步方法。硬件同步方法从两方面实现同步:①共享参考时钟,实现数据采样频率的同步,包括采样时钟信号的脉冲同步和相位同步;②共享开始触发,实现时间轴上的同步,即采样点时间标签的同步。

测试系统采用 PXI/PXIe 机箱的定时与同步方案,通过触发总线、星形触发以及 PXI 系统参考时钟来实现多设备的高级同步^[7]。共享定时与同步可显著提高测量精度,支持高级触发方式,或者将多个设备同步工作,像一个整体设备运行,非常适合需要大量通道的应用场景。

NI 定时与同步模块利用 PXI 和 PXIe 机箱的先进时钟与触发技术,实现高精度时钟同步。PXIe 作为 PXI 的改进版,提供更强大的同步功能,保留原有 10 MHz 背板时钟、单端 PXI 触发总线和 PXI 星形触发,同时新增 100 MHz 差分时钟和差分星形触发,提升抗噪声能力和同步精度。通过机箱内的定时与同步功能,使用 10 MHz 或 100 MHz 系统参考时钟,实现跨模块同步,且系统参考时钟由独立振荡器驱动,该振荡器可以精确到 25×10^{-6} ,同步精度达到 10 μ s。

对于 CPCI 模块,由于无法使用 PXIe 总线上的星形触发总线,但 CPCI 设备支持外部触发采集,因此可以通过外部触发方式实现同步。具体方法是将主设备输出的 TTL 电平触发信号接入 CPCI 设备的外触发输入接口,并将多个 CPCI 设备串联。通过共享主设备输出的触发信号,各 CPCI 设备实现同步,同时,主设备的触发信号与 PXI/PXIe 机箱的同步信号保持同步^[8],从而确保 CPCI 设备与其他模块之间的同步。CPCI 模块的外触发连接方式如图 5 所示。

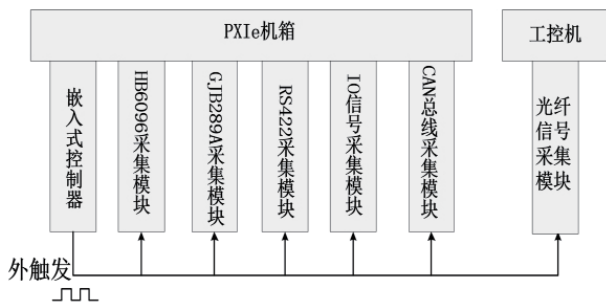


图 5 CPCI 外触发连接示意图

当多机需要级联共同工作时,测试系统采用机箱直连时钟同步技术,即选用 NI PXIe-6672 系统定时控制器模块实现

级联机箱的同步。定时控制模块通过产生同步信号和触发信号,将 10 MHz 参考时钟和触发信号从主机箱分配给所有从机箱,实现多个机箱之间共享参考时钟和触发信号,进而实现级联机箱的同步。

3 通用总线数据分析

机载测试系统需要采集多种信号类型,如 HB6096、GJB289A、RS422、CAN 总线、AFDX、1394B 和光纤信号,这些信号遵循不同的传输协议,并且每种信号包含多种数据帧格式。传统方法要求为每种数据帧类型编写分析处理函数,导致代码复杂、独立封装与解析难以维护,且系统升级时需重写数据帧定义和分析代码,工作量大且难以保证质量,造成升级困难。为此,通用总线数据解析功能采集系统软件方面的关键技术。

该解决方案采用 ICD 定制技术,即根据总线协议制定配置文件格式,定义各总线的数据帧格式,实现通用总线数据的定义、配置文件的动态加载和数据解析。该技术可以自动适应产品 ICD 的变化,提升测试系统的可维护性、适用性和可扩展性。

以某项目的 FC 总线配置方法为例说明:

(1) FC 总线通信协议分析

航空电子环境匿名消息传输(fibre channel avionic environment anonymous subscriber messaging, FC-AE-ASM)协议是光纤通道航空电子环境协议簇中的一个上层应用协议,具有高速、低延迟、高可靠性等特点,广泛应用于处理器、传感器、仪表仪器、显示器等设备之间的互联通信^[9]。

FC-AE-ASM 协议在 FC 数据帧中 Data Field 的前 16 个字节区域规定了 ASM 协议特定信息,包含消息的标识、保密性、优先级等信息。每个 ASM 数据帧是由单向交换中的一个序列发送的,接收方按照固定的频率进行数据采集并接收,而不管接收到的数据时来自哪个节点。ASM 帧头的格式如图 6 所示。

Bytes	0	1	2	3
0—3	Message ID			
4—7	Reserved-Security			
8—11	Reserved			
12—15	L	Priority	Message Payload Length(Bytes)	

图 6 FC-AE-ASM 帧头格式

消息每段字段意义总结如下:

①第 0 到第 3 个字节是 32 位的消息 ID,主机系统中一个消息的唯一标识,其中值 hex '00 00 00 00' 和 hex 'FF FF FF

FF' 被保留。如果消息 ID 的值超出指定的范围需要相应的措施去处理。

②第 4 到第 7 个字节为项目特有的安全信息所保留, 当不使用安全信息时, 该字段应被设置为 hex '00 00 00 00'。

③第 8 到第 11 个字节被保留, 并且应该被设置为 hex '00 00 00 00'。

④第 12 个字节包含了消息路由优先级和消息长度, 当 Message Payload Length 字段值是 hex '00 00 00' 时, 第 12 个字节的最高 1 位 L 为 0 时表示消息载荷长度为 16 777 216 个字节, 为 1 时表示消息载荷长度为 0 个字节; 当 Message Payload Length 字段的值不是 hex '00 00 00' 的时候 L 位没有意义, 此时消息载荷长度由 Message Payload Length 字段的值来决定。当优先级被指定的时候, 第 12 个字节的第 7 位表示优先级的值应该跟 FC-FS-2 中定义的光纤通道帧头的 CS_CTL 字段是保持一致的。

⑤第 13 到第 15 个字节是消息有效载荷长度字段, 具体指定在有效载荷中包含的信息的总的字节数, 这一数量是一个消息 ID 中整个消息 (包括多帧消息) 的长度, 此字段值不包括其他 ASM 帧头的长度。

(2) FC-AE 配置文件设计

FC 数据帧一般为航电系统内部设备交互的总线数据, 且每帧长度都不一样, 最后一个字节是校验和。具体一个网络数据帧可包含索引、版本、日期、数据包名、数据包规范号、源、目的、标准、数据包长度、传输周期、最大延迟、字段个数。FC 数据配置文件的逻辑模型如图 7 所示。

FC	索引	最大延迟	传输周期	字段个数	标准	数据包名	数据包规范号	日期	版本	
	索引	信号编号	信号规范号	信号类型	信号名称	信号格式	最低有效位	最高有效位	信号长度	
	索引	参数规范号	最大值	最小值	符号位	分辨率	精度	单位	状态值	

图 7 FC 配置文件逻辑模型

在无需修改软件的情况下, 测试系统根据 FC 总线接口控制文件动态管理 ICD 配置 (包括字段增删改), 按照消息格式解析监控数据, 实现通用总线数据解析, 以及实时显示。

一个机载设备包含 HB6096、GJB289A、RS422 等不同总线数据格式, 每个数据帧对应一个配置文件, 配置文件根目录有一个总线数据目录文件, 该文件包含相同类型的总线数据帧概要信息, 测试系统运行后根据总线目录文件和相应的 ICD 配置文件生成测试界面, 同时根据配置文件中的数据特性与关系进行仿真与测试。

通用总线数据解析技术, 是对不同的数据帧进行抽象化和通用化定义, 各个数据帧使用统一的分析处理程序, 不仅简化了代码, 还提高了代码质量。这样的通用化设计使得当

系统升级或接口变更时, 也只需要重新配置、加载接口控制文件 (ICD) 即可, 不需要更改代码, 实现系统和接口的无缝升级。

4 结语

本文针对机载系统地面测试中信号采集精度和稳定性下降的问题, 提出了一种基于 PXIe 平台的通用信号实时采集系统。通过结合数据并行采集与同步技术, 解决了实时性问题, 提升了信号采集的精度和稳定性。系统的软件部分具有通用总线数据解析功能, 能够处理不同总线通信协议和帧格式, 增强了系统的适应性。

研究表明, 该系统有效提升了机载系统地面仿真的实时性和信号采集的准确度, 其也具备较强适用性, 可为其他复杂信号环境下的实时数据采集任务提供借鉴。未来的工作可进一步优化硬件平台 and 数据处理算法, 结合人工智能算法和自适应系统设计, 提升其智能化和适应性。

参考文献:

[1] 曾兴瑜. 基于雷达信号综合测试系统的噪声干扰功能设计 [D]. 成都: 电子科技大学, 2024.

[2] 朱晓然, 李晓璐, 盛任, 等. 基于 PXIe 硬件的数据采集系统设计 [J]. 科技创新与应用, 2024, 14(31): 109-112.

[3] 高中淦, 岳凤英, 王思怀, 等. 基于 RT-thread 的精确时间同步系统设计 [J]. 国外电子测量技术, 2024, 43(3): 114-120.

[4] 刘丹. 多通道并行采集系统的软件设计 [D]. 成都: 电子科技大学, 2020.

[5] 王浩骅, 贾云飞, 储剑, 等. 基于 FPGA 的多路同步数据采集系统设计 [J]. 电子设计工程, 2024, 32(22): 101-104.

[6] 王雪. 高速同步采样系统设计与实现 [D]. 北京: 北京邮电大学, 2021.

[7] 李智, 刘明军, 张光山. 基于 PXI 总线的定时同步控制器设计与实现 [J]. 电子测试, 2020(10): 32-33.

[8] 杜莹康. 分布式测试系统时钟同步精度的优化与实现 [D]. 太原: 中北大学, 2024.

[9] 李珊珊, 吴传贵. 基于 FC-AE-ASM 总线的通用分析软件的开发 [J]. 测控技术, 2019, 38(9): 67-70.

【作者简介】

赵斌 (1990—), 男, 陕西西安人, 硕士, 工程师, 研究方向: 飞行控制系统设计及仿真。

(收稿日期: 2025-01-22 修回日期: 2025-05-19)