

嵌入式操作系统 AMP 模式的设计与适配研究

吴国超¹ 龙 雨¹ 张钰尧¹
WU Guochao LONG Yu ZHANG Yuyao

摘 要

非对称多处理（asymmetric multi-processing, AMP）具有多核异构的特点，即在一个多核平台上不同的核可以运行不同的操作系统，适用于高实时性要求的任务。目前国产嵌入式操作系统对 AMP 的支持不够完整，缺少一套从板级到操作系统的实现方法。针对上述问题，文章提出了一种在嵌入式操作系统上实现 AMP 运行模式的设计方法。首先进行板级驱动的设计，其中包括中断管理和外设管理；其次进行各个核的启动设计，AMP 模式中由一个主要核心控制整个系统和其他核心；最后进行空间管理，AMP 模式中各个核的运行和访问空间需要分开管理。以 FT-2000/4 处理器为平台，进行 AMP 模式的适配与验证。实验结果表明，通过该方法可以在 FT-2000/4 处理器上成功运行 AMP 模式，并通过任务调度测试，实现了嵌入式操作系统对 AMP 运行模式的支持。该方法具有通用性，对于在其他处理器平台上实现 AMP 模式具有很强的借鉴意义。

关键词

AMP；嵌入式操作系统；空间管理；FT-2000/4 处理器

doi: 10.3969/j.issn.1672-9528.2025.04.007

0 引言

本文涉及的嵌入式操作系统是一套支持单核和多核的嵌入式实时操作系统，具备灵活的可移植性和可升级性，支持不同硬件平台的移植和升级。

FT-2000/4 处理器是由飞腾公司自主研发，集成 4 个新一代高性能处理器内核 FTC663，兼容 64 位 ARMv8a 指令并支持 ARM64 和 ARM32 两种执行模式，支持单精度、双精度浮点运算指令和 ASIMD 处理指令及硬虚拟化。目前已经在诸多应用领域得到了广泛应用。

本文在嵌入式操作系统的基础上，提出了非对称多处理（asymmetric multi-processing, AMP）模式的设计和实现方法，并在 FT-2000/4 处理器上进行了验证。

1 嵌入式操作系统介绍

嵌入式软件一般分为三层：应用层（AL）、操作系统层（OS）以及模块支持层（module support level, MSL）。操作系统在系统中处于硬件层和应用层之间的位置，如图 1 所示。对于硬件层，操作系统提供对硬件层设备的管理功能；对于应用层，其主要作用为管理应用软件，主要实现任务的调度或应用进程^[1]。

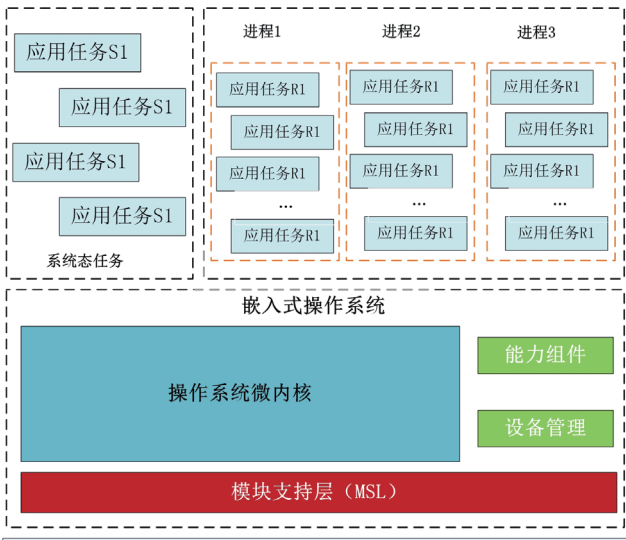


图 1 嵌入式操作系统的软件结构

2 AMP、SMP 与 BMP 运行模式介绍

随着嵌入式技术领域飞速发展，多核处理器应用越来越广泛。从软件角度看，多核处理器可以分为 AMP、SMP（symmetrical multi-processing）和 BMP（bound multi-processing）三种运行模式^[2]。SMP 模式是指一个操作系统运行在多个 CPU 上，该操作系统同等管理各个内核，各内核之间平等地访问内存资源和外设资源，这种运行模式旨在提高系统运行性能。

BMP 运行模式与 SMP 运行模式类似，同样是一个操作

1. 航空工业西安航空计算技术研究所 陕西西安 710119

系统管理多个核,但可以将指定任务绑定到某一个确定核上运行。

在 AMP 运行模式中,每个 CPU 上可以相对独立地运行不同的操作系统,各个内核可访问的内存资源和外设资源都是互相分开的,但需要一个优秀高效的通信机制实现核与核之间的通信。虽然各个核都是相对独立运行,仍需要一个主要核心控制整个系统和其他核心,比如引导其他核心启动^[3]。

3 嵌入式操作系统 AMP 模式设计

本文主要研究内容为嵌入式操作系统 AMP 运行模式的设计和实现。在嵌入式操作系统上设计 AMP 模式主要包含主从核启动设计、内存管理、中断管理以及外设管理^[4]。

FT-2000/4 通用计算处理芯片集成了 4 个飞腾处理器核心,在 FT-2000/4 处理器上运行 AMP 模式时,设计在两个处理器核心 core1 和 core2 上分别运行两套操作系统,core1 上的操作系统启动以后引导 core2 上的操作系统启动,最后两个核心上各自运行各自的操作系统,互不影响。

3.1 共享资源管理

在多核处理器中,只有 CPU 核心、片内 Cache 等少数模块是各个 CPU 单独占用的资源,其他硬件资源都是各个核共享的,如内存、外设、片外 Cache 等。因此,为避免各个核访问这些共享资源发生冲突,导致不可预测的异常发生,需要对各个核的访问资源进行划分和管理。

3.2 内存管理

在各类共享资源中,对 AMP 模式影响最大的就是内存资源和 Cache,为防止操作系统运行过程中发生资源访问冲突,需要将各个核的内存划分管理,保证各核独立运行。

Cache 是介于中央处理器与主存储器之间的高速小容量存储器。CPU 在执行程序的过程中所用的指令和操作数据需要从内存中载入^[5]。根据程序的局部性原理,程序通常会在一定时间内集中访问某些指令或数据,所以将这部分指令和数据存入 Cache 中,这样从内存载入指令或数据时会先从 Cache 中查找,如果存在,则从 Cache 中取出查找的数据送至 CPU,否则继续在主存储器中查找。因此,Cache 能够显著地提高程序执行的性能。

对于片内 Cache 的管理,在本文设计的 AMP 模式中,各个核的内存空间是相对独立的,主从核片内 Cache 存入的数据分别来源于主从核各自的内存空间,在访问 Cache 时主从核不会读写同一个地址的数据,因此不存在 Cache 一致性问题^[6]。对于片外 Cache 的管理,Cache 访问数据时会根据地址中的 Tag 来关联某一行数据的主内存地址,Tag 为内存地址中的部分高位地址。在本文设计的 AMP 模式中,指令地址和数据地址的高位完全不同,而在访

问 Cache 时会根据 Tag 的内容判断是否为需要的数据,因此主从核不会发生 Cache 访问冲突,可以采用多核共享 Cache 的方式^[7]。

MSL 项目的空间配置和内存配置与核的启动相关,OS 项目的内存配置与操作系统的运行相关。在 AMP 模式下,各个核相对独立运行,为了防止各个操作系统之间互相干扰,需要将 AMP 模式下各个核与操作系统运行相关的 MSL 空间和 OS 空间进行划分。除了划分各个核的内存空间外,还需要对每个核都设置一段共享内存空间,供多核间通信使用。

3.3 外设管理

在 AMP 模式下,根据 core1 和 core2 上操作系统运行需要的功能,将所有外设分给两个核使用,需要尽量保证两个核使用的外设在不同的总线上,这样可以避免 core1 和 core2 访问同一个外部设备而引发的冲突^[8]。不同的外设,其设备控制器基地址及设备中断号唯一,可在不同核上进行配置和使能完成对应外部设备的初始化。

3.4 中断管理

运行 AMP 模式时,首先需要将相关的硬件中断分开。硬件中断是由硬件设备触发的中断,如时钟中断和网卡中断等。在 FT-2000/4 平台上,只在 core1 上初始化一次中断控制器,由于外部设备已根据不同核的使用进行划分,当外设中断触发时,通过进入当前核挂接的中断处理程序,来实现设备的中断管理。

在 AMP 模式下,为了保证 core1 和 core2 上运行的操作系统之间相互独立且互不干扰,需要对相关的中断进行管理。首先,对于不同的核需要设置不同的时钟中断,否则主从核都启动后会相互干扰导致从核操作系统卡死;其次,各个核需要设置不同的网卡中断,保证 core1 和 core2 启动之后每个核的网络通路,以便进行通信和调试等工作;最后,对各个核设置不同的串口中断,将 core1 和 core2 的串口读写分开,防止串口信息错乱。

4 系统适配与测试

4.1 驱动适配

驱动适配包括中断管理、网络设备管理、串口设备管理、主从核启动设置以及 cache 管理等。

(1) 项目建立:对于 AMP 模式,首先需要建立两套驱动—MSL—OS 模板^[9],通过命名 master 和 slave 前缀区分,对应主核 core1 和从核 core2。

Drv 和 Start 为 FT-2000/4 的驱动项目,负责板级的设备驱动和启动。MSL 即模块支持层,MSL 将操作系统与系统相关的硬件分离,完成操作系统对硬件支持接口的访问。OS 项目即为分别运行在 core1 和 core2 上的操作系统项目。

(2) 外设管理：各个核从板卡提供的已有外设中选择需要的设备独享，设备的标识可通过控制器基地址、中断号等属性配置、初始化。对于网络设备，不同的网络有各自对应的 GAMC 基址，因此需要更改 masterDrv 和 slaveDrv 中相应的 GAMC 基址。FT-2000/4 处理器提供两个 GAMC 控制器，寄存器基地址分别为 GAMC0 (0x2820C000UL) 和 GAMC1 (0x28210000UL)。对于串口设备，FT-2000/4 提供四路串口输出，在 masterDrv 和 slaveDrv 驱动中通过设置宏实现了对各路串口基址的管理，还可以在 MSL 项目中进行配置。在只使用主从核两个核的条件下，通过在主从核 MSL 项目中分别配置 COM1 和 COM2，实现用户在不同的串口上与 core1 和 core2 进行交互。

(3) 中断管理：各个核划分好私有设备后，通过私有设备对应的中断号，进入挂接好的中断服务程序进行处理。与 AMP 模式下操作系统正常运行相关的中断有时钟中断、网卡中断和串口中断 3 种。首先，主从核默认共用同一个中断寄存器，为防止从核启动刷新主核设置好的中断寄存器，在 slaveDrv 中需要关闭对中断寄存器的初始化；网卡中断管理，FT-2000/4 处理器提供两个网卡中断号，在 masterDrv 与 slaveDrv 驱动中使能不同的网卡中断号供主从核使用，在使用到网卡中断的地方使用各自使能的中断号；时钟中断管理，FT-2000/4 处理器每个核独有的时钟中断，且在每核下私有时钟的中断号是同一个，因此不需要对时钟中断进行区分管理；串口中断管理，串口中断与串口基址使用同样的宏进行控制，通过相关配置可以实现串口基址与中断的共同管理^[10]。

(4) Cache 管理：FT-2000/4 处理器片上存储分为 3 级 Cache 结构。一级 Cache 为每个核私有，分别有 32 kB 的 L1 数据 Cache 和 32 kB 的 L1 指令 Cache；二级 Cache 为每个簇所有，每个簇包含两个内核，每个簇内 2 MB，片内共 4 MB；三级 Cache 为所有内核共有，全片共 4 MB。

一级 Cache 为片内 Cache，主从核各自初始化自己的以及 Cache 使用；二级 Cache 与三级 Cache 均为片外 Cache，根据 AMP 模式下内存的特点，片外 Cache 为多核共享，因此只需要在 master 驱动中使能，在 slave 驱动中关闭片外 Cache 的使能^[11]。

(5) 从核启动方式：在操作系统启动过程中，核从 MSI 项目内存配置中的 vector 重定位段地址启动。AMP 模式下，主从核的 MSL 空间需要统一管理和划分，主从核分别设定了不同的空间。文中设计的由主核启动后引导从核启动的方式，即在主核启动之后，调用引导从核启动的能力接口，并

修改默认从核启动地址为 MSL 空间划分后的从核 vector 重定位段地址。另外，驱动中默认启动所有核，在 AMP 模式下会导致核的重复启动，因此需要在默认启动的核集中关闭涉及 AMP 模式的核，其他与 AMP 模式无关的核可以根据需要启动。

4.2 项目空间管理

运行 AMP 模式涉及对 MSL 空间和 OS 空间地址的分配及更改，以保证各个核可以独立启动运行。

(1) MSL 空间管理

在 MSL 的空间配置中，主从核共享 REG 配置空间，对 MEM_SYS 空间需要分开管理。MEM_SYS 空间为系统存储空间，跟 MSL 的启动和 OS 的运行相关，因此主从核的 MEM_SYS 空间需要配置不同的空间^[12]。

图 2 和图 3 为主从核 MSL 项目的空间配置图，其中需要对 MEM_SYS 空间进行区分，该段空间为系统空间配置。将 core1 的 MEM_SYS 配置为 0x80000000~0xB0000000，core2 的 MEM_SYS 配置为 0xB0000000~0xE0000000。SM 段空间为 core1 和 core2 的共享内存空间，统一配置起始地址为 0xE0000000，大小为 1 000 000。

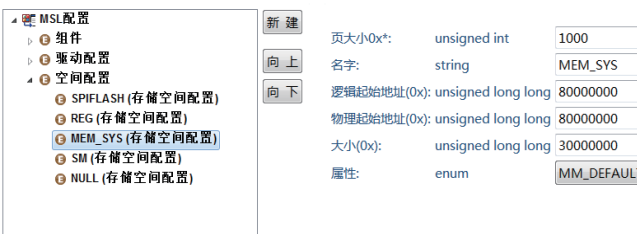


图 2 core1 MSL 空间

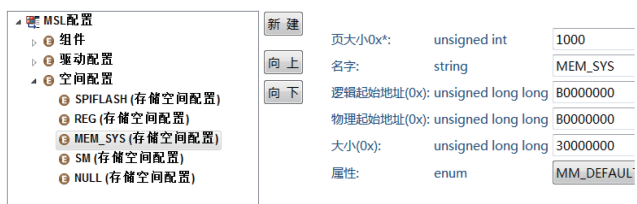


图 3 core2 MSL 空间

图 4 和图 5 为主从核 MSL 的内存配置，内存配置由 ram 与 boot_rom 分区组成，主从核的内存配置需要和主从核 MEM_SYS 空间保持一致，以保证主从核可以独立启动。

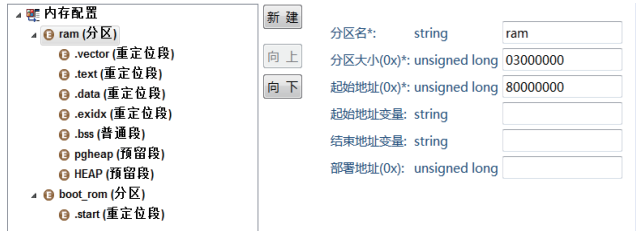


图 4 core1 MSL 内存配置

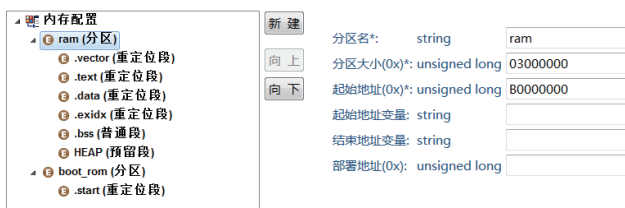


图 5 core2 MSL 内存配置

(2) OS 空间管理

OS 内存空间与 OS 的运行相关，其中包含了 OS 的代码段和数据段等信息。主从核 OS 内存从对应的 MSL 空间中的 MEM 空间分配，主从核 OS 内存配置如图 6、图 7 所示。

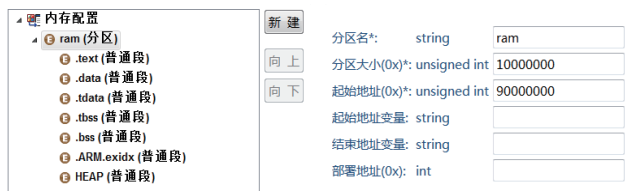


图 6 core1 OS 内存

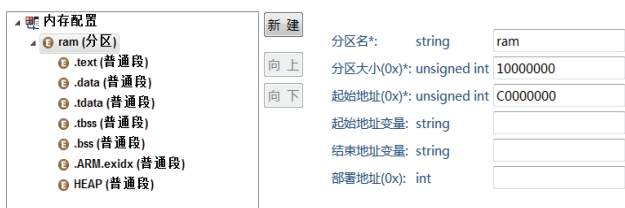


图 7 core2 OS 内存

core1 的 ram 分区起始地址配置为 0x90000000，空间大小为 10 000 000，core2 的 ram 分区起始地址配置为 0xC0000000，空间大小为 10 000 000。

4.3 系统测试

完成嵌入式操作系统 AMP 模式的适配后，在 FT-2000/4 处理器的 0 核和 1 核上分别加载 MSL 项目和操作系统项目。通过多次长时间复位测试，两套操作系统均能正常启动，且网络和调试功能都正常，互不干扰。运行结果如图 8 所示。

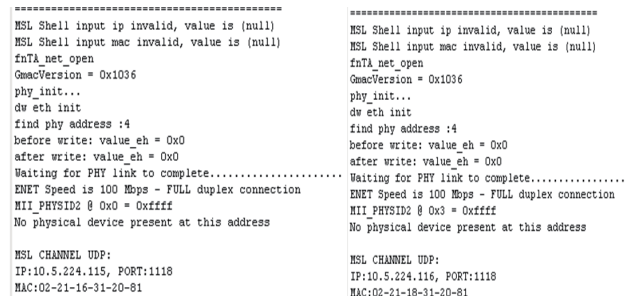


图 8 AMP 系统运行结果

5 结语

本文提出了一种实现嵌入式操作系统 AMP 模式的方法，从板级驱动适配和内存空间管理两个方面详细介绍了 AMP

模式的运行方法，最后在 FT-2000/4 处理器上进行了实验验证。实验结果表明，该方法能够满足 AMP 模式多核异构的特点，且具有通用性，借鉴该方法可以实现嵌入式操作系统 AMP 模式在其他多核处理器平台的运行。

参考文献：

- [1] 项涛, 吕大鹏, 董延军. FT2000A 处理器嵌入式操作系统适配技术研究 [J]. 信息通信, 2019(3):110-112.
- [2] 段宇博, 边庆, 齐宇心. 机载计算机多核系统架构选择分析 [J]. 长江信息通信, 2022, 35(12):67-69.
- [3] 马志强, 季振洲, 胡铭曾. 基于记录缓冲的低功耗指令 Cache 方案 [J]. 计算机研究与发展, 2006(4):744-751.
- [4] 尹寿宝, 赵振涌, 李婷婷, 等. 一种基于 AMP 架构的操作系统核间通信方法: CN202110947834.3[P].2024-04-09.
- [5] 邹可, 杜新华. 嵌入式系统中典型 Cache 一致性问题的解决 [J]. 电子测量技术, 2006 (3):41-42.
- [6] 陈芳园, 张冬松, 刘聪, 等. 基于取指执行时序范畴的多核共享 Cache 干扰分析 [J]. 计算机研究与发展, 2013, 50(1):206-217.
- [7] 湛文韬, 朱恩亮, 杨柳, 等. 基于 AMP 架构的机载多核处理技术研究 [J]. 电光与控制, 2023,30(11):76-104.
- [8] 张斌. 国产天脉 1 型操作系统的嵌入式软件开发配置 [J]. 单片机与嵌入式系统应用, 2021,21(5):12-15.
- [9] 吴姣, 赵琳, 孙志颖. 基于信号处理模块的机载嵌入式软件架构设计 [J]. 航空计算技术, 2018,48(2):125-128.
- [10] 金浩, 韩江洪, 李阳铭. 基于 ARM 的嵌入式系统中断处理机制研究 [J]. 现代电子技术, 2005, (22):3.
- [11] 王思瑶, 樊晓桢, 肖楠. 一种微处理器二级 Cache 的优化设计 [J]. 科学技术与工程, 2008(9):2356-2359.
- [12] 吴云, 薛一哲, 陈宁, 等. 基于 PowerPC 芯片与天脉系统的地址空间分配开发研究 [J]. 航空计算技术, 2018, 48(1): 106-108.

【作者简介】

吴国超 (1995—)，男，陕西西安人，硕士研究生，研究方向：嵌入式计算机操作系统。

龙雨 (1995—)，女，陕西汉中，人，硕士研究生，研究方向：嵌入式计算机操作系统。

张钰尧 (1992—)，女，陕西咸阳人，硕士研究生，研究方向：嵌入式计算机操作系统。

(收稿日期：2024-12-02)