

一种综合核心处理平台的设计与实现

赵子杰¹ 李成文¹ 丰生磊¹
 ZHAO Zijie LI Chengwen FENG Shenglei

摘要

综合核心处理平台承担飞机的综合化航空电子系统的系统综合管理、网络综合管理、系统健康监控、系统运行管控、传感器管理、信息存储管理、任务管理、数据处理、图像处理等功能，可使机载设备集成化程度更高，模块数量减少的同时也降低了设备成本、能耗和体积，使得机载计算机具备更高的功能密度，飞机也对机载处理系统提出了性能高、功能强、功耗低、体积小、造价低的迫切要求。设计了一种综合核心处理平台，可使机载设备集成化程度更高，模块数量减少的同时也降低了设备成本、能耗和体积，使得机载计算机具备更高的功能密度。

关键词

综合核心处理平台；分布式处理；高性能计算；设备集成化；系统综合管理

doi: 10.3969/j.issn.1672-9528.2024.01.011

0 引言

综合核心处理平台承担飞机的综合化航空电子系统的系统综合管理、网络综合管理、系统健康监控、系统运行管控、传感器管理、信息存储管理、任务管理、数据处理、图像处理等功能。

国外，欧盟、美国海军/空军、世界著名航空电子设备厂家以及大学正在联合开展综合核心处理平台相关理论研究、标准制订、关键技术攻关以及相关技术验证工作，其处理体系架构硬件大量采用高性能处理器，软件采用FACE架构以及分区操作系统，采用信息驱动的资源管理方式。系统具有海量信息处理能力、软件重用能力、可扩展性、支持各种航电任务计算的能力以及动态重构能力和易用性。

综合核心处理平台可使机载设备集成化程度更高，模块数量减少的同时也降低了设备成本、能耗和体积，使得机载计算机具备更高的功能密度。飞机也对机载处理系统提出了性能高、功能强、功耗低、体积小、造价低的迫切要求。

1 综合核心处理平台体系架构

综合核心处理平台体系架构如图1所示，采用分布式综合模块化系统结构。整个综合核心处理平台包括信号处理单元、图像处理单元、数据处理单元、网络交换单元、远程接口单元以及数据管理单元，该平台完成航电系统数据处理、信号处理、图形/图像处理、系统数据管理以及整个航电系统管理。数据处理单元提供高性能数据处理能力，完成任务系统数据处理和系统管理；网络交换单元实现冗余FC网络

交换，并在环控系统失效时，提供基本计算能力，完成任务计算等最基本的航电功能；图像处理单元完成飞机各种图像的处理，并通过总线接口驱动显示器和头盔，数据管理单元存储航电系统参数、故障信息，记录飞行视频，并支持在地面状态下的数据下载操作。

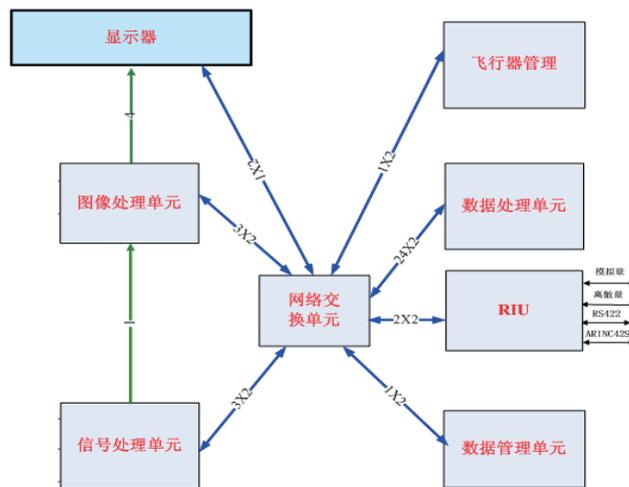


图1 综合核心处理平台体系架构

综合核心处理平台采用统一光纤网络技术，用于传感器信息、控制命令和中间计算数据以及视频信息的传输。网络采用冗余结构，提供两条物理路径，用于网络容错，采用FC-AE-ASM协议。系统图形/图像传输采用ARINC818协议传输，实现信号处理单元与图像处理单元间图像传输，以及图像处理单元至座舱显示器的视频信息输出。

综合核心处理平台为高可靠系统，采用N+1备份技术，电源供电采用冗余工作方式。综合核心处理平台其余部件可采用热备份或温备份工作方式，采用动态重构技术，实现备

1. 航空工业西安航空计算技术研究所 陕西西安 710065

份重构与降级重构。处理平台体系结构及重构机制保证一次故障不会影响系统工作。FC 网络采用容错网络。

综合核心处理平台提供数据更新接口，用于地面人员更新，更新接口为以 10 Mbit/s、100 Mbit/s、1000 Mbit/s 比特率自适应。处理平台的调试接口包括以太网接口和 RS232 接口。

系统配置 I2C 总线作为维护总线，用于电源供电管理，硬件模块底层状态信息查询与模块测试。

2 综合核心处理平台硬件设计

2.1 硬件单元逻辑结构

硬件单元通用逻辑结构如图 2 所示，包括单元功能与单元接口两部分，图中蓝色部分为功能处理部分，黄色部分为接口部分。

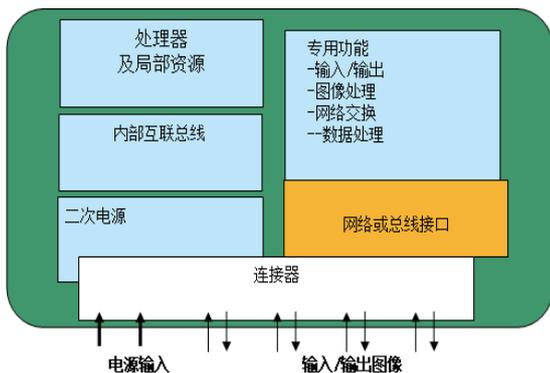


图 2 单元逻辑结构示意图

2.2 数据处理单元

数据处理单元完成任务系统数据处理，具有较强的双精度浮点处理能力，可承担计算密集型航电信息处理。

数据处理单元包括 2 个处理器、每个处理器芯片配置包括主存储器、FLASH、NvRAM、独立的定时器 / 计时器，可编程看门狗定时器。

数据处理单元接口设计如下。

(1) FC 通信接口，支持 FC-AE-ASM 协议实现。

(2) 调试接口，包括以太网接口、RS232 接口。以太网为 10 Mbit/s、100 Mbit/s、1000 Mbit/s 比特率自适应，RS232 最大波特率为 115 200 bit/s。

(3) 软件固化与加载接口，传输速率为 10 Mbit/s、100 Mbit/s、1000 Mbit/s 比特率自适应。

(4) 离散量接口，离散量 D2、D1、D0 为输入 / 输出型离散量，接口控制逻辑具有输出使能控制机制并内嵌弱上拉电阻。复位后，内部寄存器为“0”，如果 CPU 使能输出，则输出值为低电平；如果 CPU 不使能输出，则输出值为三态。当 CPU 对内部寄存器置“1”后，输出值为三态，即呈现弱“1”。接口控制逻辑对 D2、D1、D0 三个离散量输入进行三取二表决，当表决结果为“0”，产生中断。该中断设置为可屏蔽，

复位后屏蔽该中断。CPU 清除屏蔽寄存器，可将该中断报处理器。

(5) 单元状态开关

GSE #：用于设置单元运行状态，模块可处于空中运行状态或调试状态。

STATUS[1:0]：用于设置单元工作模式。

MID[5:0]：单元标识符。

2.3 网络交换单元

网络交换单元完成系统数据通信，支持网络管理功能，为整个 FC 网络提供时间服务，支持加载数据的管理功能，包括通信配置文件和监控配置文件，支持物理端口到逻辑端口映射机制。

网络交换单元包括通信交换单元、网络接口单元、监控单元、配置单元、电源支持部件、单元物理接口。

网络交换单元接口设计如下。

(1) FC 交换端口，提供不低于 16 路的无阻数据交换端口和 2 个数据监控端口，支持 FC-AE-ASM 协议实现。

(2) 调试接口，包括以太网接口、RS232 接口。以太网为 10 Mbit/s、100 Mbit/s、1000 Mbit/s 比特率自适应，RS232 最大波特率为 115 200 bit/s。

(3) 软件固化与加载接口，传输速率为 10 Mbit/s、100 Mbit/s、1000 Mbit/s 自适应。

(4) 离散量接口，离散量 D2、D1、D0 为输入 / 输出型离散量，接口控制逻辑具有输出使能控制机制并内嵌弱上拉电阻。复位后，内部寄存器为“0”，如果 CPU 使能输出，则输出值为低电平；如果 CPU 不使能输出，则输出值为三态。当 CPU 对内部寄存器置“1”后，输出值为三态，即呈现弱“1”。接口控制逻辑对 D2、D1、D0 三个离散量输入进行三取二表决，当表决结果为“0”，产生中断。该中断设置为可屏蔽，复位后屏蔽该中断。CPU 清除屏蔽寄存器，可将该中断报处理器。

(5) 单元状态开关

GSE #：用于设置单元运行状态，模块可处于空中运行状态或调试状态。

STATUS[1:0]：用于设置单元工作模式。

MID[5:0]：单元标识符。

2.4 图像转换模块单元

图像转换单元完成多路视频切换功能、网络节点机功能、数据处理功能、视频控制指令解析功能、系统管理功能、在线调试功能。

图像转换单元包括网络节点、处理器和视频切换矩阵三部分。处理器通过网络节点实现与处理平台系统控制器通信，实现控制指令的解析、视频切换矩阵的控制、模块状态上报和告警提示等。处理器通过内总线控制视频切换矩阵的工作

模式，实现 13 路视频输入到 20 路视频输出的矩阵切换。从而实现外部输入视频的分配，将输入视频分配至相关模块，同时选择相应内部视频进行输出。

图像转换单元接口设计如下。

(1) ARINC818 视频接口，最大分辨率 1280×1024。

(2) FC 通信接口，支持 FC-AE-ASM 协议实现。

(3) 调试接口，包括以太网接口、RS232 接口。以太网为 10 Mbit/s、100 Mbit/s、1000 Mbit/s 比特率自适应，RS232 最大波特率为 115 200 bit/s。

(4) 软件固化与加载接口，传输速率为 10 Mbit/s、100 Mbit/s、1000 Mbit/s 比特率自适应。

(5) 离散量接口，离散量 D2、D1、D0 为输入 / 输出型离散量，接口控制逻辑具有输出使能控制机制并内嵌弱上拉电阻。复位后，内部寄存器为“0”，如果 CPU 使能输出，则输出值为低电平；如果 CPU 不使能输出，则输出值为三态。当 CPU 对内部寄存器置“1”后，输出值为三态，即呈现弱“1”。接口控制逻辑对 D2、D1、D0 三个离散量输入进行三取二表决，当表决结果为“0”，产生中断。该中断设置为可屏蔽，复位后屏蔽该中断。CPU 清除屏蔽寄存器，可将该中断报处理器。

(6) 单元状态开关

GSE #：用于设置单元运行状态，模块可处于空中运行状态或调试状态。

STATUS[1:0]：用于设置单元工作模式。

MID[5:0]：单元标识符。

3 综合核心处理平台软件设计

3.1 软件架构

综合核心处理平台软件架构如图 3 所示，包括目标机执行软件和软件开发支撑环境。

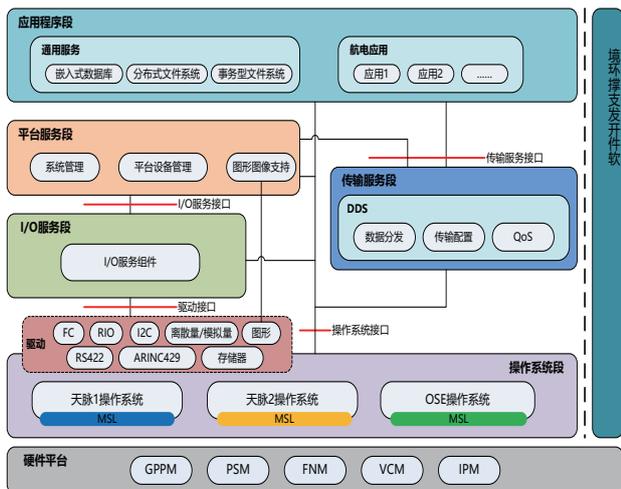


图 3 综合核心处理平台软件架构

目标机执行软件运行在处理平台中，分为操作系统段、

I/O 服务段、平台服务段、传输服务段、应用程序段。软件开发支撑环境运行在 PC 机端，提供软件开发辅助功能。

操作系统服务段（OSS）包括模块支持层（MSL）、操作系统（OS）以及各类 I/O 驱动。OSS 向 I/O 服务段提供驱动接口，向平台服务段、传输服务段以及应用程序段提供统一的操作系统接口。

I/O 服务段（IOSS）由各种 I/O 服务组件组成，向平台服务段中的软件提供了统一的 I/O 服务接口。

平台服务段（PSS），平台服务段中包含了各类与平台相关的系统服务，包括系统管理、图形图像支持以及平台设备管理。

传输服务段（TSS），由 DDS 软件构成，实现了应用程序段、平台服务段中各类软件的数据交互，并具有配置功能和 QoS 功能。

应用程序段（AS），由通用服务软件和航电应用软件组成。通用服务独立于航电应用，为其提供了数据库、文件系统相关的服务。

软件开发支撑环境包括应用软件的开发、调试工具以及系统配置和分析工具，用于支持用户的软件开发和系统调试。

3.2 操作系统

综合核心处理平台采用的实时操作系统包括天脉 1 以及天脉 2 的单核和多核版本。其中，天脉 1 操作系统为平板操作系统，不支持分区隔离。天脉 2 操作系统符合 ARINC653 标准，应用运行在应用分区中，每个应用分区包含一个分区 OS。每个分区 OS 管理自己的进程 / 线程、信号量、库以及内部的调度。分区 OS 运行在用户态，它只能访问自己的内存堆，不能直接访问 I/O 设备或者特权层的处理器资源，不能直接接收硬件中断或异常。

图像处理操作系统采用瑞典 Enea 公司的 OSEck 操作系统。该操作系统是专门针对 DSP 优化设计的操作系统，适用于高性能、资源受限的场合。该操作系统采用模块化设计，内核紧凑，占用内存非常小，拥有丰富的功能，高性能，支持单核和多核处理器并拥有较高实时性，非常适合时间关键的信号 / 图像处理，提供了事件驱动和基于优先级抢占任务调度。

3.3 单元支持软件

单元支持软件封装了底层硬件的细节，从技术上提供对低级资源的抽象访问以及 BIT 功能，为软件提供了一个统一的硬件平台支持，单元支持软件主要功能如下。

CPU 体系结构支持包：提供核心操作系统使用的与体系结构相关的驱动服务，包括处理器相关、中断 / 异常管理、

MMU 和 Cache 等与板级无关的服务。

BIT 测试：提供对单元硬件的 BIT 软件包，支持上电 BIT、启动 BIT 和周期 BIT。

映像管理：负责系统映像的固化、注册，以及与映像相关信息例如版本信息、映像校验信息的保存，并支持对这些信息的获取。

单元支持层初始化：完成硬件的初始化、系统地引导和相关数据结构的初始化，并且启动用户配置的启动映像。

系驻留工具代理：驻留工具代理提供宿主机与目标机的数据通信服务和系统级调试模式下的调试运行控制、寄存器操作、内存操作、断点操作与管理功能。

BSP：完成相关的硬件配置、基本设备驱动程序（串口、以太网）接口并提供对 FLASH、NVRAM 的驱动。

单元信息访问：每个处理单元的非易失存储器上都保存了描述模块特征的信息和模块使用以及维护历史、模块状态等信息，这些信息分为只读信息和可读可写信息，模块支持层提供对模块上只读信息的访问支持，提供对可读可写信息的维护支持。

3.4 接口设备驱动

接口设备驱动软件用于驱动各类 I/O 设备，包括 FC、RapidIO、I2C、离散量、模拟量、RS422、ARINC429 以及 FLASH、NVRAM 设备驱动。

4 综合核心处理平台开发环境

综合核心处理平台开发环境包括基本调试工具与综合支持工具两部分。基本调试工具支持应用软件开发工作。综合支持工具支持处理平台系统综合人员进行子系统软件的综合调试，包括系统配置数据工具、分析工具、网络配置工具。

系统配置数据工具帮助用户编写系统配置数据。

网络配置工具用于配置处理平台系统中基于 FC-AE-ASM 协议的网络配置数据，能够生成网络交换单元配置数据并可在线对网络交换单元进行配置。

分析工具帮助系统综合人员进行可调度性分析、可靠性分析等。

综合核心处理平台为高性能计算系统，按照系统配置数据，管理处理平台状态、控制处理平台工作模式。系统配置数据是由处理平台系统综合人员根据航电各任务工作需要编写，它将覆盖处理平台可能的所有工作模式、软硬件对应关系。

图像处理操作系统采用 Enea Optima 调试环境。Enea Optima 通过以太网与目标系统相连，能够查看整个图像处理单元的拓扑图、CPU 或者 DSP 上操作系统的进程状态、内

存和堆的详细分配情况、CPU 使用率、查看系统 coredump、进行基于 GDB 的在线调试、实时查看系统和用户的日志等。

参考文献：

- [1] 王卫东, 邱海涛, 张伟栋, 等. 面向 IMA 应用的多核处理系统研究与实现 [J]. 微电子学与计算机, 2019(4):10-13.
- [2] 陈雪帆, 吕广喆, 邱海涛. 基于 DDS 的系统管理中间件内部通信策略研究 [J]. 信息通信, 2018(10):95-97.
- [3] 陈雪帆, 吕广喆, 甄超, 等. 嵌入式数据库实时性和高可靠性策略研究 [J]. 信息通信, 2017(9):136-138.
- [4] 贺莹, 王树争, 刘婷婷. T2080 高性能通用处理平台设计 [J]. 信息通信, 2018(4):105-106.
- [5] 于炯, 蒲勇霖, 鲁亮, 等. 分布式处理平台节能计算研究综述 [J]. 新疆大学学报 (自然科学版), 2018,35(4):389-401.
- [6] 王生霄, 秦琪, 王梦凡, 等. 开放式综合显示处理平台架构设计 [J]. 信息技术与信息化, 2021(12):118-120.
- [7] 韩嫚莉. 机载综合处理平台分布式多处理器识别的设计方法 [J]. 信息通信, 2020(1):130-131.
- [8] 李成文, 丰生磊, 高彦钊. 航电任务一体化综合处理平台技术研究 [J]. 航空计算技术, 2021,51(1):89-93.
- [9] ATABNIA H R, ISHII H, IWATA M, et al. Parallel and distributed processing techniques and applications[M]. New York: CSREA Press, 2015.
- [10] KESER B, KROHNERT S. Embedded and fan-out wafer and panel level packaging technologies for advanced application spaces: high performance compute and system-in-package[J]. Intel corporation; ESPAT - consulting, 2021(12):3-5.
- [11] CZAMUL P. Parallel programming for modern high performance computing systems[M]. London: Chapman and Hall/CRC, 2018.

【作者简介】

赵子杰(1992—)，男，陕西西安人，硕士研究生，工程师，研究方向：计算机系统设计。

李成文(1975—)，男，湖南郴州人，硕士研究生，研究员，研究方向：机载综合核心处理平台技术。

丰生磊(1993—)，男，陕西榆林人，硕士研究生，工程师，研究方向：计算机系统设计。

(收稿日期：2023-08-21)